PATENT ABSTRACTS OF JAPAN

(11)Publication number:

09-046726

(43)Date of publication of application: 14.02.1997

(51)Int.Cl.

HO4N 11/04

HO4N 9/77 HO4N 9/78

(21)Application number: 07-190014

(71)Applicant : SONY CORP

(22)Date of filing:

26.07.1995

(72)Inventor: MIYAZAKI SHINICHIRO

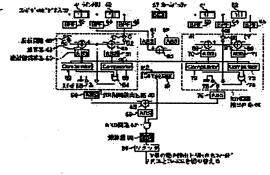
TOKUHARA MASAHARU

(54) MOTION DETECTION CIRCUIT AND ITS METHOD, AND LUMINANCE/ CHROMINANCE SIGNAL SEPARATOR

(57)Abstract:

PROBLEM TO BE SOLVED: To detect motion even for still pictures including vertical lines and oblique lines by computing the difference of the output of chroma correlation detected from input signals and the output of the chroma correlation detected from signals delayed for one frame.

SOLUTION: The chroma correlation of the signals corresponding to prescribed pictures is detected by a chroma correlation detection circuit 40 which is a first detection means, the chroma correlation of the signals delayed for one frame period by a frame butter 57 which is a delay means is detected by the chroma correlation detection circuit 60 which is a second detection means and a motion detected result is outputted based on the difference and the difference between the frames computed by an adder 83 which is a second arithmetic means by an AND circuit 87 which us an output means. Thus, by the presence/ absence of the chroma correlation inside the field, whether or not the pictures



corresponding to the input signals are the still pictures is discriminated. Errors at discriminating the pictures for which the high band components of the luminance signals and chroma signals coexist are suppressed and chroma color and dot interference are suppressed.

LEGAL STATUS

[Date of request for examination]

23.07.2001

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

3480477

[Date of registration]

10.10.2003

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

- 1. This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

CLAIMS

[Claim(s)]

[Claim 1] A delay means to input the signal corresponding to a predetermined image, and only for an one-frame period to be delayed and to output it, A 1st detection means to detect chroma correlation from said signal, and a 2nd detection means to detect chroma correlation from the delay signal outputted from said delay means, A 1st operation means to calculate the difference of the detection result outputted from said 1st detection means, and the detection result outputted from said 2nd detection means, A 2nd operation means to calculate the difference of said signal and said delay signal, and a comparison means to compare the result of an operation from said 2nd operation means with predetermined reference level, The motion detector characterized by having a comparison result from said comparison means, and an output means to output a motion detection result based on the result of an operation from said 1st operation means.

[Claim 2] The signal corresponding to predetermined Rhine of the image corresponding to said signal in said 1st detection means, The chroma correlation between said Rhine is detected based on the signal corresponding to Rhine before and behind said Rhine. Said 2nd detection means The motion detector according to claim 1 characterized by detecting the chroma correlation between said Rhine based on the signal corresponding to predetermined Rhine of the image corresponding to said delay signal, and the signal corresponding to Rhine before and behind said Rhine.

[Claim 3] It is the motion detector according to claim 1 which said 1st detection means detects the chroma correlation between said signals with which the phase shifted mutually by 2 of a 4 times as many burst clock as a subcarrier frequency clocks, and is characterized by said 2nd detection means detecting the chroma correlation between said delay signals with which the phase shifted mutually by said two clocks.

[Claim 4] The detection result of said signal which inputted the signal corresponding to a predetermined image, only the one-frame period was delayed and outputted it, detected chroma correlation from said signal, detected chroma correlation from the delay signal with which only the one-frame period was outputted by being delayed, and was outputted, The result of having compared and compared the result of having calculated the difference of the detection result of said outputted delay signal, and having calculated and calculated the difference of said signal and said delay signal with predetermined reference level, The motion detection approach characterized by outputting a motion detection result based on the difference of the detection result of chroma correlation of said signal, and the detection result of chroma correlation of said delay signal.

[Claim 5] The motion detection approach according to claim 4 characterized by detecting the chroma correlation between said Rhine and detecting the chroma correlation between said Rhine based on the signal corresponding to predetermined Rhine of the image corresponding to said delay signal, and the signal corresponding to Rhine before and behind said Rhine based on the signal corresponding to predetermined Rhine of the image corresponding to said signal, and the signal corresponding to Rhine before and behind said Rhine.

[Claim 6] The motion detection approach according to claim 4 characterized by detecting the chroma correlation between said signals with which the phase shifted mutually by 2 of a 4 times as many burst clock as a subcarrier frequency clocks, and detecting the chroma correlation between said delay signals with which the phase shifted mutually by said two clocks.

[Claim 7] A delay means to input the signal corresponding to a predetermined image, and only for an

one-frame period to be delayed and to output it, A 1st detection means to detect chroma correlation from said signal, and a 2nd detection means to detect chroma correlation from the delay signal outputted from said delay means, A 1st operation means to calculate the difference of the detection result outputted from said 1st detection means, and the detection result outputted from said 2nd detection means, A 2nd operation means to calculate the difference of said signal and said delay signal, and a comparison means to compare the result of an operation from said 2nd operation means with predetermined reference level, The comparison result from said comparison means, and an output means to output a motion detection result based on the result of an operation from said 1st operation means, A motion detection means based on a luminance signal to detect by moving, and a 1st separation means by which the signal in the field separates a chrominance signal. It is based on the output signal from a 2nd separation means to separate a chrominance signal using frame correlation, and said motion detection means, and an output signal, from said output means. The brightness and chrominance-signal decollator characterized by having a selection means to choose and output either the output signal from said 1st separation means, or the output signal from said 2nd separation means, and a 3rd separation means to separate a luminance signal based on the output signal from said selection means.

[Claim 8] The signal corresponding to predetermined Rhine of the image corresponding to said signal in said 1st detection means, The chroma correlation between said Rhine is detected based on the signal corresponding to Rhine before and behind said Rhine. Said 2nd detection means The brightness and chrominance-signal decollator according to claim 7 characterized by detecting the chroma correlation between said Rhine based on the signal corresponding to predetermined Rhine of the image corresponding to said delay signal, and the signal corresponding to Rhine before and behind said Rhine.

[Claim 9] They are the brightness and chrominance-signal decollator according to claim 7 which said 1st detection means detects the chroma correlation between said signals with which the phase shifted mutually by 2 of a 4 times as many burst clock as a subcarrier frequency clocks, and is characterized by said 2nd detection means detecting the chroma correlation between said delay signals with which the phase shifted mutually by said two clocks.

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

- 1. This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

TECHNICAL FIELD

[Field of the Invention] This invention is used for a television receiver, a video tape recorder, a laser disk, etc. at a motion detector and the motion detection approach, and a list, concerning brightness and a chrominance-signal decollator, and relates to brightness and a chrominance-signal decollator at a suitable motion detector and the suitable motion detection approach, and a list.

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

- 1. This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention] [0001]

[Field of the Invention] This invention is used for a television receiver, a video tape recorder, a laser disk, etc. at a motion detector and the motion detection approach, and a list, concerning brightness and a chrominance-signal decollator, and relates to brightness and a chrominance-signal decollator at a suitable motion detector and the suitable motion detection approach, and a list.

[0002]

[Description of the Prior Art] A frame memory becomes usable also at a public welfare product, and a frame COM filter is beginning to be adopted also as the Y/C separation over a composite video (Composite Video) signal by advance of semiconductor technology. <u>Drawing 7</u> is the block diagram showing the configuration of an example of the frame COM filter. <u>Drawing 8</u> shows the phase relation between the scanning line and a chrominance subcarrier. As shown in the phase relation between the scanning line of <u>drawing 8</u>, and a chrominance subcarrier, since the phase of a chrominance subcarrier has shifted in the still picture only in pi, the Y/C separation using frame correlation can acquire an ideal Y/C separation property in Rhine and present Rhine of one frame ago. That is, the cross color and dot active jamming which block a television screen can be removed completely, and it becomes possible to enjoy the calm high definition screen.

[0003] In drawing 7, a frame buffer 1 memorizes the inputted composite video signal, and outputs only an one-frame period after progress. The adder 2 and the adder 5 are made as [output / the difference of the inputted signal / calculate and]. The band pass filter (BPF) 3 is made as [output / a chrominance signal / from the inputted signal / separate and].

[0004] The composite video signal inputted into this frame COM filter is inputted and memorized in a frame buffer 1. After only an one-frame period passes, the composite video signal memorized in the frame buffer 1 is outputted, and is supplied to an adder 2. Moreover, the composite video signal now inputted into the adder 2 is also supplied. Therefore, in an adder 2, the difference of the composite video signal inputted now and the composite video signal with which only 1 frame time supplied from the frame buffer 1 was delayed is taken. As mentioned above, since, as for the phase of the chrominance subcarrier of the composite video signal with which only the one-frame period was delayed, and the composite video signal inputted now, only pi has shifted, a chrominance signal is extracted.

[0005] In BPF3, while a chrominance signal is separated further and outputted as a C signal from the inputted signal, an adder 5 is supplied. Moreover, an adder 5 is supplied, difference with the signal from BPF3 is taken, and the composite video signal inputted now is outputted as a Y signal (luminance signal), after timing adjustment is made in the DL (Delay Line) circuit 4.

[0006] However, in an animation, since the fixed phase relation of an inter-frame chroma signal is no longer maintained, it is necessary to switch it to the conventional Y/C separation in the field. For this reason, a motion detector becomes indispensable. The block diagram showing the configuration of a Y/C separation circuit example using this motion detector is shown in drawing 9. Since the phase of a chroma signal returns by two frames, it detects two motion components of a chroma signal by difference. If it is this method, in any still pictures, malfunction will not be carried out in motion detection of a chroma.

[0007] In drawing 9, the Rhine memory 11, 12, and 14 delays [period/(1H)/1 horizontal-

scanning] a signal. Memory 13 and 15 delays [period / (524H) / 524 horizontal-scanning] a signal. The Rhine memory 12 and memory 13 constitute a frame buffer, and the Rhine memory 14 and memory 15 constitute the frame buffer similarly. The COM filter 22 in the field is made as [output / a chrominance signal / separate and] from the inputted signal for adjoining three lines. The motion detector 16 of Y system performs motion detection based on a luminance signal from the signal for two or more lines with which only 1 horizontal-scanning period shifted mutually. Moreover, the motion detector 17 of C system is made as [perform / motion detection based on a chrominance signal] from the signal for two or more lines with which only the one-frame period shifted mutually.

[0008] The adder 18 is made as [calculate / the difference of the inputted composite video signal]. Based on the input signal from the motion detector 16 of Y system, and the input signal from the motion detector 17 of C system, the Max output machine 19 generates a predetermined control signal, and supplies it to the mix selector 20. The mix selector 20 is made based on the control signal from the Max output machine 19 as [output / alternatively / either the input signal from the COM filter 22 in the field or the input signals from an adder 18 / as a C signal (chrominance signal)]. An adder 21 calculates the difference of the input signal from the mix selector 20, and the input signal from the motion detector 17 of C system, and is made as [output / as a Y signal]. [0009] While the composite video signal inputted into the Y/C separation circuit of such a configuration is supplied to the COM filter 22 in the field, the Rhine memory 11 is also supplied, it once memorizes there, and only 1 horizontal-scanning period is outputted after progress. The signal outputted from the Rhine memory 11 is supplied to the COM filter 22 in the field, an adder 18, the motion detector 16 of Y system, the motion detector 17 of C system, an adder 21, and the Rhine memory 12. The signal outputted from the Rhine memory 12 is supplied to the COM filter 22 in the field, the motion detector 16 of Y system, and memory 13.

[0010] Memory 13 can memorize the picture signal for 524 lines, and the output signal is supplied to the Rhine memory 14 while it is supplied to the motion detector 16 and adder 18 of Y system. The output signal from the Rhine memory 14 is supplied to the motion detector 16 and memory 15 of Y system. The output signal from memory 15 is supplied to the motion detector 17 of C system. [0011] In the COM filter 22 in the field, a chrominance signal is separated and outputted by calculating difference, such as a composite video signal inputted now and a composite video signal of the one-line quota outputted from the Rhine memory 11. Moreover, in the motion detector 16 of Y system, from the output signal from the output signal and the Rhine memory 12 from the Rhine memory 11 etc., motion detection by the luminance signal is performed and the signal corresponding to the detection result is supplied to the Max output machine 19.

[0012] Moreover, in the motion detector 17 of C system, from the output signal from the Rhine memory 11, and the output signal with which only the one-frame period from memory 15 was delayed, motion detection based on a chrominance signal is performed, and the signal corresponding to the detection result is supplied to the Max output machine 19. In the Max output machine 19, the signal of the larger one is outputted among the signal corresponding to the detection result from the motion detector 16 of Y system supplied there, and the signal corresponding to the detection result from the motion detector 17 of C system, and the mix selector 20 is supplied.

[0013] When the signal corresponding to the detection result which shows that the motion was detected from the motion detector 16 of Y system or the motion detector 17 of C system is supplied to the mix selector 20, the mix selector 20 outputs alternatively the chrominance signal supplied from the COM filter 22 in the field. When the signal corresponding to the detection result which shows that a motion was not detected on the other hand from the motion detector 16 of Y system or the motion detector 17 of C system is supplied to the mix selector 20, the mix selector 20 outputs alternatively the chrominance signal supplied from the adder 18.

[0014] The output signal from the mix selector 20 is supplied to an adder 21, and difference with the composite video signal from the Rhine memory 11 calculates it, and it is outputted as a Y signal there while being outputted as a C signal as it is.

[0015] However, by this method, two frame memories will be needed and it will become cost quantity. So, recently, chroma motion detection using one frame memory is performed. <u>Drawing 10</u> is the block diagram showing the configuration of an example of a chroma motion detector which

used one frame memory. BPF 32 and 34 separates a chrominance signal from the inputted composite video signal. The absolute value operation part (ABS) 33, 35, and 37 calculates and outputs the absolute value of the inputted signal. A multiplier 38 is outputted, after carrying out the multiplication of the predetermined multiplier to the inputted signal and performing a gain adjustment. The limiter 39 is made as [output], after removing the level variation of the signal inputted from the multiplier 38.

[0016] The composite video signal inputted into the chroma motion detector of such a configuration is supplied to a frame buffer 31 and BPF32 at first. In BPF32, after the absolute value of the chrominance signal which the chrominance signal was separated and was separated from the inputted composite video signal in ABS33 calculates, an adder 36 is supplied. On the other hand, only an one-frame period is outputted after progress and the composite video signal supplied to the frame buffer 31 is supplied to BPF34. In BPF34, after the absolute value of the chrominance signal which the chrominance signal was separated and was separated from the composite video signal with which only the one-frame period inputted from the frame buffer 31 was delayed in ABS35 calculates, an adder 36 is supplied.

[0017] In an adder 36, the difference of the signal from ABS33 and the signal from ABS35 calculates, and ABS37 is supplied. In ABS37, the absolute value of the signal from an adder 36 calculates, and a multiplier 38 is supplied. In a multiplier 38, after the multiplication of the predetermined multiplier is carried out to a signal from ABS37 and a gain adjustment is performed, it is outputted to a limiter 39. The signal outputted from the multiplier 38 is outputted after level variation is removed in a limiter 39.

[0018] the composite signal which this inputted -- a band pass filter (BPF) -- a chroma signal -- dissociating -- the frame of an absolute value -- difference is taken. Thus, motion detection based on a chroma signal can be performed using one frame buffer.
[0019]

[Problem(s) to be Solved by the Invention] However, according to the conventional chroma motion detector shown in <u>drawing 10</u>, the technical problem which malfunction may produce occurred in the still picture which consists of the fine vertical line or slanting line near [where the color was attached] a subcarrier frequency.

[0020] The signal before and behind the frame buffer 31 of the vertical line of the frequency near [where the color which carried out frequency separation to <u>drawing 11</u> from the composite video signal by BPF was attached] a subcarrier is shown. <u>Drawing 11</u> (a), <u>drawing 11</u> (b), and <u>drawing 11</u> (c) are the signals in front of a frame buffer 31, and <u>drawing 11</u> (d), <u>drawing 11</u> (e), and <u>drawing 11</u> (f) are the signals after a frame buffer 31.

[0021] As shown in <u>drawing 11</u> (a) and <u>drawing 11</u> (d), even if the Y signal shown by the arrow head changes a frame, a phase does not change, but since a phase reverses a chroma signal for every frame, as shown in <u>drawing 11</u> (b) and <u>drawing 11</u> (e), signals will differ for every frame only by BPF separating a chroma signal. Therefore, if that absolute value calculates and those difference calculates as shown in <u>drawing 11</u> (c) and <u>drawing 11</u> (f), as shown in <u>drawing 11</u> (g), a chroma motion detection output signal is not set to 0, but although it is a still picture, a motion component will be detected, the conventional COM filter in the field will be accidentally chosen to this frame, and a cross color and dot active jamming will produce it.

[0022] The signal before and behind the frame buffer 31 of the slanting line of the frequency near [where the color which carried out frequency separation from the composite video signal by BPF was attached to <u>drawing 12</u>] a subcarrier is shown. <u>Drawing 12</u> (a), <u>drawing 12</u> (b), and <u>drawing 12</u> (c) are the signals in front of a frame buffer 31, and <u>drawing 12</u> (d), <u>drawing 12</u> (e), and <u>drawing 12</u> (f) are the signals after a frame buffer 31.

[0023] As shown in <u>drawing 12</u> (a) and <u>drawing 12</u> (d), even if the Y signal shown by the arrow head changes a frame, a phase does not change, but since a phase reverses a chroma signal for every frame, as shown in <u>drawing 12</u> (b) and <u>drawing 12</u> (e), signals will differ for every frame only by BPF separating a chroma signal. Therefore, if that absolute value calculates and those difference calculates as shown in <u>drawing 12</u> (c) and <u>drawing 12</u> (f), as shown in <u>drawing 12</u> (g), a chroma motion detection output signal is not set to 0, but although it is a still picture, a motion component will be detected, the conventional COM filter in the field will be accidentally chosen to this frame,

and a cross color and dot active jamming will produce it.

[0024] This invention is made in view of such a situation, and even if it is a still picture containing a fine vertical line or a slanting line, it enables it to detect it by moving normally, and it enables it to control generating of a cross color or dot active jamming in a still picture.

[0025]

[Means for Solving the Problem] A delay means for a motion detector according to claim 1 to input the signal corresponding to a predetermined image, and only for an one-frame period to be delayed and to output it, A 1st detection means to detect chroma correlation from a signal, and a 2nd detection means to detect chroma correlation from the delay signal outputted from the delay means, A 1st operation means to calculate the difference of the detection result outputted from the 1st detection means, and the detection result outputted from the 2nd detection means. It is characterized by having a comparison result from a 2nd operation means to calculate the difference of a signal and a delay signal, a comparison means to compare the result of an operation from the 2nd operation means with predetermined reference level, and a comparison means, and an output means to output a motion detection result based on the result of an operation from the 1st operation means. [0026] The 1st detection means detects the chroma correlation between Rhine based on the signal corresponding to predetermined Rhine of the image corresponding to a signal, and the signal corresponding to Rhine before and behind Rhine, and the 2nd detection means can detect the chroma correlation between Rhine based on the signal corresponding to predetermined Rhine of the image corresponding to a delay signal, and the signal corresponding to Rhine before and behind Rhine. [0027] The 1st detection means detects the chroma correlation between the signals with which the phase shifted mutually by 2 of a 4 times as many burst clock as a subcarrier frequency clocks, and the 2nd detection means can detect the chroma correlation between the delay signals with which the phase shifted mutually by two clocks.

[0028] The motion detection approach according to claim 4 inputs the signal corresponding to a predetermined image. The detection result of the signal which only the one-frame period was delayed and outputted it, detected chroma correlation from the signal, detected chroma correlation from the delay signal with which only the one-frame period was outputted by being delayed, and was outputted, The result of having compared and compared the result of having calculated the difference of the detection result of the outputted delay signal, and having calculated and calculated the difference of a signal and a delay signal with predetermined reference level, Based on the difference of the detection result of chroma correlation of a signal, and the detection result of chroma correlation of a delay signal, it is characterized by outputting a motion detection result.

[0029] Based on the signal corresponding to predetermined Rhine of the image corresponding to a signal, and the signal corresponding to Rhine before and behind Rhine, the chroma correlation between Rhine is detected and the chroma correlation between Rhine can be detected based on the signal corresponding to predetermined Rhine of the image corresponding to a delay signal, and the signal corresponding to Rhine before and behind Rhine.

[0030] The chroma correlation between the signals with which the phase shifted mutually by 2 of a 4 times as many burst clock as a subcarrier frequency clocks is detected, and the chroma correlation between the delay signals with which the phase shifted mutually by two clocks can be detected. [0031] A delay means for brightness and a chrominance-signal decollator according to claim 7 to input the signal corresponding to a predetermined image, and only for an one-frame period to be delayed and to output it, A 1st detection means to detect chroma correlation from a signal, and a 2nd detection means to detect chroma correlation from the delay signal outputted from the delay means. A 1st operation means to calculate the difference of the detection result outputted from the 1st detection means, and the detection result outputted from the 2nd detection means, A 2nd operation means to calculate the difference of a signal and a delay signal, and a comparison means to compare the result of an operation from the 2nd operation means with predetermined reference level, The comparison result from a comparison means, and an output means to output a motion detection result based on the result of an operation from the 1st operation means, A motion detection means based on a luminance signal to detect by moving, and a 1st separation means by which the signal in the field separates a chrominance signal, It is based on the output signal from a 2nd separation means to separate a chrominance signal using frame correlation, and a motion detection means, and an output

signal, from an output means. It is characterized by having a selection means to choose and output either the output signal from the 1st separation means, or the output signal from the 2nd separation means, and a 3rd separation means to separate a luminance signal based on the output signal from a selection means.

[0032] The 1st detection means detects the chroma correlation between Rhine based on the signal corresponding to predetermined Rhine of the image corresponding to a signal, and the signal corresponding to Rhine before and behind Rhine, and the 2nd detection means can detect the chroma correlation between Rhine based on the signal corresponding to predetermined Rhine of the image corresponding to a delay signal, and the signal corresponding to Rhine before and behind Rhine. [0033] The 1st detection means detects the chroma correlation between the signals with which the phase shifted mutually by 2 of a 4 times as many burst clock as a subcarrier frequency clocks, and the 2nd detection means can detect the chroma correlation between the delay signals with which the phase shifted mutually by two clocks.

[0034] In a motion detector according to claim 1, chroma correlation of the signal corresponding to a predetermined image is detected by the 1st detection means, chroma correlation of the signal for which only the one-frame period was delayed with the delay means is detected by the 2nd detection means, and a motion detection result is outputted by the output means based on the difference and the inter-frame difference calculated with the 2nd operation means. Therefore, it can judge whether the image corresponding to an input signal is a still picture by the existence of the chroma correlation in the field.

[0035] In the motion detection approach according to claim 4, it moves based on the difference of chroma correlation of the signal with which only the chroma correlation and the one-frame period of a signal corresponding to a predetermined image were delayed, and inter-frame difference, and a detection result is outputted. Therefore, based on the chroma correlation in the field, it can judge whether the image corresponding to an input signal is a still picture.

[0036] In brightness and a chrominance-signal decollator according to claim 7, it moves based on the difference of chroma correlation of the signal with which only the chroma correlation and the one-frame period of a signal corresponding to a predetermined image were delayed, and inter-frame difference, and a detection result is outputted. Based on this motion detection result, either the chrominance signal separated by the 1st separation means or the chrominance signal separated by the 2nd separation means is chosen by the selection means. Therefore, the separation approach of a luminance signal and a chrominance signal is changeable whether the inputted signal is a still picture.

[0037]

[Embodiment of the Invention] <u>Drawing 1</u> is the block diagram showing the configuration of one example adapting the motion detector of this invention of a chroma motion detector. The Rhine memory 41, 42, 61, and 62 delays for them and outputs only 1 H (horizontal scanning period) for a signal. A frame buffer 57 (delay means) memorizes the signal for 523 lines, and is made as [output / only 523 H (523 times as much time amount as a horizontal scanning period) / after progress]. [0038] Band pass filters (BPF) 43, 44, and 45 separate and output a chrominance signal from the inputted signal. Here, BPF44 is connected with the switch 55 mentioned later, and the output of the output signal from BPF44 is enabled through the switch 55.

[0039] An inverter circuit 46 reverses and outputs the polarity of the signal inputted from BPF43. The inverter circuit 47 is made as [output], after reversing the polarity of the signal inputted from BPF45. An adder 48 calculates and outputs the difference of the signal from an inverter circuit 46, and the signal from BPF44. An adder 49 calculates and outputs the difference of the signal from an inverter circuit 47, and the signal from BPF44. ABS (absolute value computing element)50 calculates and outputs the absolute value of the signal inputted from the adder 48. ABS51 is made as [output / the absolute value of the signal inputted from the adder 49 / calculate and]. [0040] A comparator (Comparator) 52 compares with the predetermined threshold cr1 the signal inputted from ABS50, and outputs the predetermined signal corresponding to a comparison result. A comparator 53 compares with the predetermined threshold cr1 the signal inputted from ABS51, and is made as [output / the predetermined signal corresponding to a comparison result]. OR circuit 54 calculates the OR of the signal from a comparator 52, and the signal from a comparator 53, and

outputs the result. A switch 55 switches internal connection corresponding to the signal from OR circuit 54, and outputs the signal from BPF44, or the signal of 0 level.

[0041] The chroma correlation detector 40 (the 1st detection means) is constituted by the inverter circuits 46 and 47 mentioned above, adders 48 and 49, ABS 50 and 51, comparators 52 and 53, OR circuit 54, and the switch 55.

[0042] ABS56 is made as [output / the absolute value of the signal from a switch 55 / calculate and].

[0043] BPF 63, 64, and 65 separates and outputs a chrominance signal from the inputted signal. Here, BPF64 is connected with the switch 75 mentioned later through the inverter circuit 66 mentioned later, and the output of that by which the output signal from BPF64 was reversed is enabled through the switch 75.

[0044] An inverter circuit 66 reverses and outputs the polarity of the signal supplied from BPF64. An adder 68 calculates and outputs the difference of the signal supplied from BPF63, and the signal supplied from the inverter circuit 66. An adder 69 calculates and outputs the difference of the signal from an inverter circuit 66, and the signal from BPF65. ABS70 calculates and outputs the absolute value of the signal supplied from the adder 68. ABS71 is made as [output / the absolute value of the signal supplied from the adder 69 / calculate and].

[0045] A comparator 72 compares with the predetermined threshold cr1 the signal supplied from ABS70, and outputs the predetermined signal corresponding to a comparison result. A comparator 73 compares with the predetermined threshold cr1 the signal supplied from ABS71, and is made as [output / the predetermined signal corresponding to a comparison result]. OR circuit 74 calculates the OR of the signal from a comparator 72, and the signal from a comparator 73, and outputs the result. A switch 75 switches internal connection corresponding to the signal from OR circuit 74, and outputs the signal from an inverter circuit 66, or the signal of 0 level.

[0046] The chroma correlation detector 60 (the 2nd detection means) is constituted by the inverter circuit 66 mentioned above, adders 68 and 69, ABS 70 and 71, comparators 72 and 73, OR circuit 74, and the switch 75.

[0047] ABS76 is made as [output / the absolute value of the signal from a switch 75 / calculate and].

[0048] ABS81 calculates and outputs the absolute value of the signal supplied from BPF44. ABS82 calculates and outputs the absolute value of the signal supplied from BPF64. An adder 83 (the 2nd operation means) calculates and outputs the difference of the signal supplied from ABS81, and the signal supplied from ABS82. A comparator 84 (comparison means) compares with the predetermined threshold cr2 the signal supplied from the adder 83, and is made as [output / the signal corresponding to a comparison result].

[0049] An adder 85 (the 1st operation means) calculates and outputs the difference of the signal supplied from ABS56, and the signal supplied from ABS76. ABS86 calculates and outputs the absolute value of the signal supplied from the adder 85. AND circuit 87 (output means) is made as [output / the AND of the signal supplied from ABS86, and the signal supplied from the comparator 84 / calculate and]. A multiplier 88 adjusts and outputs the gain of the signal inputted from AND circuit 87. The limiter 89 is made as [reduce / to the predetermined number of bits / the number of bits of the signal inputted from the multiplier 88].

[0050] The composite video signal inputted into the motion detector of such a configuration is supplied to BPF43 and the Rhine memory 41 at first. The composite video signal supplied to the Rhine memory 41 is supplied to the Rhine memory 42 and BPF44, after only 1 H pass. Moreover, the composite video signal supplied to the Rhine memory 42 is supplied to a frame buffer 57 and BPF45 after 1H.

[0051] therefore -- BPF 43, 44, and 45 -- 1 -- the signal corresponding to three Rhine in the same adjoining field shifted [every / H] will be supplied. After the polarity is reversed in an inverter circuit 46, the signal supplied to BPF43 is outputted and is supplied to an adder 48. The signal supplied to BPF44 is inputted into ABS56 corresponding to connection switch actuation of a switch 55. After the polarity is reversed in an inverter circuit 47, the signal supplied to BPF45 is outputted and is supplied to an adder 49.

[0052] In an adder 48, the difference of the composite video signal of the first Rhine and the

composite video signal of Rhine of the next middle calculates, and ABS50 is supplied. In an adder 49, the difference of the composite video signal of Rhine of middle and the composite video signal of the last Rhine calculates, and ABS51 is supplied. In ABS50, the absolute value of the signal supplied there calculates and a comparator 52 is supplied. In a comparator 52, the predetermined threshold cr1 is compared with the level of the signal from ABS50, and when the level of the signal from ABS50 is smaller than a threshold cr1, a value 1 is outputted. On the other hand, a value 0 is outputted when the level of the output signal from ABS50 is larger than a threshold cr1. [0053] Similarly the absolute value of the signal supplied there calculates in ABS51, and a comparator 53 is supplied. In a comparator 53, the predetermined threshold cr1 is compared with the level of the signal from ABS51 and when the level of the signal from ABS51 is smaller than a threshold cr1, a value 1 is outputted. On the other hand, a value 0 is outputted when the level of the output signal from ABS51 is larger than a threshold cr1.

[0054] After the output signal from a comparator 52 and the output signal from a comparator 53 are supplied to OR circuit 54 and an OR calculates them, they are supplied to a switch 55. A switch 55 switches internal connection according to the signal supplied from OR circuit 54. For example, when either of the output signals from a comparator 52 or a comparator 53 is one or more values, the output signal from OR circuit 54 is set to 1, and internal connection is switched so that the signal from BPF44 may be outputted to ABS56 in a switch 55 in that case.

[0055] On the other hand, the composite video signal outputted from the frame buffer 57 is supplied to the Rhine memory 62 and BPF64, after the Rhine memory 61 and BPF63 are supplied and only 1 H pass. Moreover, the composite video signal supplied to the Rhine memory 62 is supplied to BPF65 after 1H.

[0056] therefore -- BPF 63, 64, and 65 -- 1 -- the signal corresponding to three Rhine in the same adjoining field shifted [every / H] will be supplied. The signal supplied to BPF63 is supplied to an adder 68 as it is. The signal supplied to BPF64 is inputted into ABS76 corresponding to connection switch actuation of a switch 75, after it is reversed in an inverter circuit 66. The signal supplied to BPF65 is supplied to an adder 69 as it is.

[0057] In an adder 68, the difference of the composite video signal of the first Rhine and the composite video signal of Rhine of the next middle calculates, and ABS70 is supplied. In an adder 69, the difference of the composite video signal of Rhine of middle and the composite video signal of the last Rhine calculates, and ABS71 is supplied. In ABS70, the absolute value of the signal supplied there calculates and a comparator 72 is supplied. In a comparator 72, the predetermined threshold cr1 is compared with the level of the signal from ABS70, and when the level of the signal from ABS70 is smaller than a threshold cr1, a value 1 is outputted. On the other hand, a value 0 is outputted when the level of the output signal from ABS70 is larger than a threshold cr1. [0058] Similarly the absolute value of the signal supplied there calculates in ABS71, and a comparator 73 is supplied. In a comparator 73, the predetermined threshold cr1 is compared with the

comparator 73 is supplied. In a comparator 73, the predetermined threshold cr1 is compared with the level of the signal from ABS71, and when the level of the signal from ABS71 is smaller than a threshold cr1, a value 1 is outputted. On the other hand, a value 0 is outputted when the level of the output signal from ABS71 is larger than a threshold cr1.

[0059] After the output signal from a comparator 52 and the output signal from a comparator 73 are supplied to OR circuit 74 and an OR calculates them, they are supplied to a switch 75. A switch 75 switches internal connection according to the signal supplied from OR circuit 74. For example, when either of the output signals from a comparator 72 or a comparator 73 is one or more values, the output signal from OR circuit 74 is set to 1, and internal connection is switched so that the signal from an inverter circuit 66 may be outputted to ABS 76 in a switch 75 in that case.

[0060] Moreover, the absolute value of the output signal from BPF44 calculates by ABS81, and is supplied to an adder 83. Similarly, the absolute value of the output signal from BPF64 calculates by ABS82, and is supplied to an adder 83. In an adder 83, the difference of the signal from ABS81 and the signal from an adder 82 calculates, and a comparator 84 is supplied. or [that the signal from the adder 83 supplied there is compared with the predetermined threshold cr2 in a comparator 84, and the level of the signal from an adder 83 is smaller than a threshold cr2] -- or when judged with it being equal, the signal of level 0 is outputted and AND circuit 87 is supplied.

[0061] In an adder 85, after the difference of the signal from ABS56 and ABS76 calculates and

being changed into an absolute value in ABS86, AND circuit 87 is supplied. In AND circuit 87, the AND of the signal supplied from ABS86 and the signal supplied from the comparator 84 calculates, and a multiplier 88 is supplied. The signal supplied to the multiplier 88 is supplied to a limiter 89, after a gain adjustment is performed. In a limiter 89, the number of bits of the supplied signal is reduced to the predetermined number of bits.

[0062] or [namely, / that the correlation (difference) between the output (output of the Rhine memory 41) of Rhine of middle and the polarity-reversals output of Rhine before and behind that is detected, and one of correlation is smaller than the predetermined threshold cr1] -- or when equal, it is judged with it being a chroma signal, and the signal of middle is outputted. on the other hand, it is not a chroma signal when both correlation is larger than the predetermined threshold cr1 -- it is judged and an output value is set to 0. In the delay side of a frame buffer 57, the polarity of the output (output of the Rhine memory 61) of Rhine of middle is reversed, and correlation with Rhine before and behind that is detected. Next, the absolute value of the output value of chroma correlation is taken, inter-frame difference is calculated, an absolute value is taken again, and it is considering as the chroma motion component.

[0063] moreover, the absolute value of the chroma output (the output and the output from BPF64 from BPF44) of Rhine of each middle before and behind a frame buffer 57 -- taking -- a frame -- or [that calculate difference and the difference is smaller than the predetermined threshold cr2] -- or when equal, it moves compulsorily and the detection output is set to 0.

[0064] When detecting chroma correlation between each Rhine, also in a still picture, random noise may surely exist, only the frame of one side may exceed a threshold, and the output of either the chroma correlation detector 40 or the chroma correlation detector 60 may be set to 0. in this case, the frame between the chroma correlation detector 40 and the chroma correlation detector 60 -- the big value as difference will be detected, the COM filter in the field will be chosen, and a cross color will occur. the frame of predetermined Rhine which shifted during the one-frame period in order to prevent this side effect -- when difference is small, it is made to set a motion detection output to 0 compulsorily.

[0065] Thus, the property in which a chroma signal carries out phase inversion for every Rhine, and the amplitude becomes equal in the component in which frequency separation were carried out by BPF is used. Correlation with the signal corresponding to predetermined Rhine and the signal of Rhine before and behind that was detected, only when judged with there being correlation among one of Rhine, it was regarded as the chroma signal, and when not satisfying this condition, the circuit set to 0 is added. and the absolute value of the detected correlation -- taking -- the frame -- difference is calculated and it considers as a motion detection component. furthermore, the frame of the component separated by BPF -- it is smaller than a predetermined threshold, or difference has also added the circuit which sets this motion detection component to 0 compulsorily, when equal. [0066] In this example, the situation of a signal when the still picture which consists of a fine vertical line near [where the color was attached] a subcarrier frequency is inputted is shown in drawing 2. Drawing 2 (a) shows the signal in front of a frame buffer 57. Signal A is an output signal from BPF45. As for Signals A, B, and C, 1H of phases has shifted at a time, respectively.

[0067] The polarity of the output signal A from BPF43 is reversed by the inverter circuit 46, drawing $\underline{2}$ (b) is made into a signal A2, the polarity of the output signal C from BPF45 is reversed by the inverter circuit 47, and the situation when considering as a signal C2 is shown. Since there are not correlation between a signal A2 and Signal B and correlation between a signal C2 and Signal B, a chroma correlation output is set to 0 as shown in drawing 2 (c).

[0068] <u>Drawing 2</u> (d) shows the signal after a frame buffer 57. Signal Af is an output signal from BPF63, Signal Bf is an output signal from BPF64, and Signal Cf is an output signal from BPF65. As for Signals Af, Bf, and Cf, 1H of phases has shifted at a time, respectively.

[0069] The polarity of the output signal Bf from BPF64 is reversed by the inverter circuit 66, and drawing 2 (e) shows the situation when considering as a signal Bf2. Since there are not correlation between Signal Af and a signal Bf2 and correlation between Signal Cf and a signal Bf2, a chroma correlation output is set to 0 as shown in drawing 2 (f).

[0070] therefore, a frame -- difference is set to 0 and a chroma motion detection output is set to 0.

Consequently, since it is judged with the still picture being displayed on the screen and a frame COM filter is chosen, a cross color and dot active jamming are lost.

[0071] <u>Drawing 3</u> is the block diagram showing the configuration of other examples of the motion detector of this invention. BPF91 separates and outputs a chrominance signal from the inputted composite video signal. A frame buffer 106 memorizes the inputted composite video signal, and is made as [output / only an one-frame period / after progress]. Therefore, the composite video signal with which only the one-frame period was delayed will be inputted into BPF111.

[0072] A delay circuit 92 is delayed by one clock, and outputs the inputted signal. With one clock, it shall consider as one clock at the time of sampling a chroma signal with a 4 times as many burst clock as a subcarrier (chrominance subcarrier) frequency (fsc) here. Similarly, delay circuits 93, 94, and 95 are delayed by one clock, and output the signal inputted, respectively. An inverter circuit 96 inputs the signal from a delay circuit 93, and is made as [reverse / the polarity]. An adder 97 calculates and outputs the difference between the signals inputted from BPF91 and an inverter circuit 96. Similarly, the adder 98 is made as [output / the difference between the signals inputted from the inverter circuit 96 and the delay circuit 95 / calculate and].

[0073] ABS99 calculates and outputs the absolute value of the output signal from an adder 97. Similarly, ABS100 calculates and outputs the absolute value of the output signal from an adder 98. A comparator 101 outputs the output signal from ABS99, and the predetermined signal corresponding to the result which compared the predetermined threshold cr1 and was compared. Similarly, a comparator 102 compares the output signal and threshold cr1 from ABS100, and is made as [output / the predetermined signal corresponding to the compared result].

[0074] For example, the level of the output signal from ABS99 is smaller than a threshold cr1, or when equal, a comparator 101 outputs the signal of level 1, and when the level of the output signal from ABS99 is larger than a threshold cr1, it outputs the signal of level 0. Similarly, the level of the output signal from ABS100 is smaller than a threshold cr1, or when equal, a comparator 102 outputs the signal of level 1, and when the level of the output signal from ABS100 is larger than a threshold cr1, it outputs the signal of level 0.

[0075] AND circuit 103 calculates and outputs the AND of the output signal from a comparator 101, and the output signal from a comparator 102. The switch 104 is made as [switch / according to the signal from AND circuit 103 / internal connection]. For example, when the signal of level 1 is inputted from AND circuit 130, a switch 104 switches internal connection so that the output signal from an inverter circuit 96 may be supplied to ABS105. Moreover, when the signal of level 0 is inputted from AND circuit 103, internal connection is switched so that the signal of 0 level may be supplied to ABS105. ABS105 calculates and outputs the absolute value of the output signal from a switch 104.

[0076] BPF111 separates and outputs a chrominance signal from the composite video signal with which only the one-frame period inputted from the frame buffer 106 was delayed. A delay circuit 112 consists of a D flip-flop, is delayed by one clock and outputs the inputted signal. Similarly, a delay circuit 113,114,115 is delayed by one clock, and outputs the signal inputted, respectively. An inverter circuit 116 inputs the signal from a delay circuit 113, and is made as [reverse / the polarity]. An adder 117 calculates and outputs the difference between the signals inputted from BPF111 and an inverter circuit 116. Similarly, the adder 118 is made as [output / the difference between the signals inputted from the inverter circuit 116 and the delay circuit 115 / calculate and]. [0077] ABS119 calculates and outputs the absolute value of the output signal from an adder 117. Similarly, ABS120 calculates and outputs the absolute value of the output signal from an adder 118. A comparator 121 outputs the output signal from ABS119, and the predetermined signal corresponding to the result which compared the predetermined threshold cr1 and was compared. Similarly, a comparator 122 compares the output signal and threshold cr1 from ABS120, and is made as [output / the predetermined signal corresponding to the compared result]. [0078] For example, the level of the output signal from ABS119 is smaller than a threshold cr1, or when equal, a comparator 121 outputs the signal of level 1, and when the level of the output signal from ABS119 is larger than a threshold cr1, it outputs the signal of level 0. Similarly, the level of the output signal from ABS120 is smaller than a threshold cr1, or when equal, a comparator 122 outputs the signal of level 1, and when the level of the output signal from ABS120 is larger than a threshold

cr1, it outputs the signal of level 0.

[0079] AND circuit 123 calculates and outputs the AND of the output signal from a comparator 121, and the output signal from a comparator 122. The switch 124 is made as [switch / according to the signal from AND circuit 123 / internal connection]. For example, when the signal of level 1 is inputted from AND circuit 123, a switch 124 switches internal connection so that the output signal Bf2 from an inverter circuit 116 may be supplied to ABS125. ABS125 is made as [output / the absolute value of the output signal from a switch 124 / calculate and].

[0080] ABS131 calculates and outputs the absolute value of the output signal from BPF91. ABS132 calculates and outputs the absolute value of the output signal from BPF111. An adder 133 calculates and outputs the difference of the output signal from ABS131, and the output signal from ABS132. ABS134 calculates and outputs the absolute value of the output signal from an adder 133. A comparator 135 compares the output signal from ABS134 with the predetermined threshold cr2, and is made as [output / the signal corresponding to the compared result].

[0081] For example, it is smaller than a threshold cr2, or the level of the input signal from ABS134 outputs the signal of level 0, when equal, and when the level of the input signal from ABS134 is larger than a threshold cr2, it outputs the signal of level 1.

[0082] An adder 136 calculates and outputs the difference of the output signal from ABS105, and the output signal from ABS125. ABS137 calculates and outputs the absolute value of the inputted signal. AND circuit 138 calculates and outputs the AND of the inputted signal. A multiplier 139 adjusts the gain of the signal supplied from AND circuit 138. The limiter 140 is made as [reduce / to the predetermined number of bits / the number of bits of the inputted signal].

[0083] The composite video signal inputted into the motion detector of such a configuration is supplied to BPF91 and a frame buffer 106 at first. The composite video signal supplied to BPF91 is inputted into a delay circuit 92 after a chrominance signal (chroma signal) is separated by BPF91. A delay circuit 92 is outputted after delaying the inputted signal by one clock. The signal outputted from the delay circuit 92 is inputted into a delay circuit 93, is similarly delayed by one clock and is inputted into an inverter circuit 96 and a delay circuit 94.

[0084] The signal inputted into the delay circuit 94 turns into a signal delayed by two clocks by the delay circuit 92 and the delay circuit 93. In an inverter circuit 96, the polarity of the signal inputted from the delay circuit 93 is reversed and outputted. The signal supplied to the delay circuit 94 is delayed by one clock, and is supplied to a delay circuit 95. The signal supplied to the delay circuit 95 is similarly delayed by one clock, and is outputted. Therefore, the output signal from a delay circuit 95 turns into a signal delayed by four clocks.

[0085] The output signal from BPF91 and the output signal from the inverter circuit 96 delayed by two clocks are inputted into an adder 97, and those difference calculates them. The result of an operation is made an absolute value by ABS99, and is supplied to a comparator 101. Therefore, when the signal from an inverter circuit 96 and the signal in front of 2 clocks (signal from BPF91) are the same, the level of the output signal from an adder 97 is set to 0, and the signal of level 0 is supplied to a comparator 101. Moreover, when the signal from an inverter circuit 96 differs from the signal in front of 2 clocks, the signal of predetermined level is outputted from an adder 97, and the absolute value is supplied to a comparator 101.

[0086] Similarly, after the difference calculates the output signal from a delay circuit 95, and the output signal from an inverter circuit 96 with an adder 98 and the absolute value calculates them in ABS100, they are supplied to a comparator 102.

[0087] In a comparator 101, the absolute value of the signal from an adder 97 is compared with the predetermined threshold cr1, the absolute value of the signal from an adder 97 is smaller than a threshold cr1, or when equal, the signal of level 1 is outputted. On the other hand, when the absolute value of the signal from an adder 97 is larger than a threshold cr1, the signal of level 0 is outputted. [0088] Similarly, in a comparator 102, the absolute value of the signal from an adder 98 is compared with the predetermined threshold cr1, the absolute value of the signal from an adder 98 is smaller than a threshold cr1, or when equal, the signal of level 1 is outputted. On the other hand, when the absolute value of the signal from an adder 98 is larger than a threshold cr1, the signal of level 0 is outputted.

[0089] The output signal from a comparator 101 and the output signal from a comparator 102 are

inputted into AND circuit 103, and an AND calculates them. both [therefore,] the signal from a comparator 101, and the signal from a comparator 102 -- although -- when it is level 1, the signal of level 1 will be supplied to a switch 104. That is, when the signal before and behind 2 clocks has level correlation, it is considered that this signal is a chroma signal. On the other hand, when the signal from a comparator 101 or the signal from a comparator 102 is level 0, the signal of level 0 will be supplied to a switch 104. That is, when there is no level correlation in the signal before and behind 2 clocks, it does not consider that this signal is a chroma signal, but the signal of level 0 is outputted. [0090] A switch 104 outputs the signal of level 0, when the signal of level 0 is inputted from AND circuit 103, and when the signal of level 1 is inputted from AND circuit 103, it switches internal connection so that the signal from an inverter circuit 96 may be outputted. In the absolute value computing element 105, the absolute value of the output signal from a switch 104 calculates, and an adder 136 is supplied.

[0091] The composite video signal with which only the one-frame period outputted from the frame buffer 106 was delayed on the other hand is supplied to BPF111, and a chroma signal is separated. The separated chroma signal is supplied to a delay circuit 112 and an adder 117. After the signal supplied to the delay circuit 112 is delayed by one clock, it is outputted to a delay circuit 113. After the signal supplied to the delay circuit 114 is similarly delayed by one clock, it is supplied to an inverter circuit 116 and a delay circuit 114. After the signal supplied to the delay circuit 114 is delayed by one clock, it is supplied to a delay circuit 115. After the signal supplied to the delay circuit 115 is delayed by further 1 clock, it is supplied to an adder 118. Moreover, the signal supplied to the inverter circuit 116 is outputted after the polarity is reversed.

[0092] In an adder 117, the difference of the signal from BPF111 and the signal from an inverter circuit 116 calculates, and ABS119 is supplied. After the absolute value calculates the signal supplied to ABS119, it is supplied to a comparator 121. Moreover, in an adder 118, the difference of the signal from an inverter circuit 116 and the signal from a delay circuit 115 calculates, and ABS120 is supplied. After the absolute value calculates the signal supplied to ABS120, it is supplied to a comparator 122.

[0093] In a comparator 121, the signal and threshold cr1 from ABS119 are compared, the level of the signal from ABS119 is smaller than a threshold cr1, or when equal, the signal of level 1 is supplied to AND circuit 123. On the other hand, when the level of the signal from ABS119 is larger than a threshold cr1, the signal of level 0 is supplied to AND circuit 123.

[0094] Moreover, in a comparator 122, the signal and threshold cr1 from ABS120 are compared, the level of the signal from ABS120 is smaller than a threshold cr1, or when equal, the signal of level 1 is supplied to AND circuit 123. On the other hand, when the level of the signal from ABS120 is larger than a threshold cr1, the signal of level 0 is supplied to AND circuit 123.

[0095] In AND circuit 123, the AND of the signal from a comparator 121 and the signal from a comparator 122 calculates. both [therefore,] the signal from a comparator 121, and the signal from a comparator 122 -- although -- when it is level 1, the signal of level 1 will be supplied to a switch 124. That is, when the signal before and behind 2 clocks has level correlation, it is considered that this signal is a chroma signal. On the other hand, when the signal from a comparator 121 or the signal from a comparator 122 is level 0, the signal of level 0 will be supplied to a switch 124. That is, when there is no level correlation in the signal before and behind 2 clocks, it does not consider that this signal is a chroma signal, but the signal of level 0 is outputted.

[0096] In a switch 124, when the level of the signal with which the signal of level 0 was supplied to ABS125, and was supplied to the switch 124 when the level of the signal supplied to the switch 124 was 0 is 1, internal connection is switched so that the signal from an inverter circuit 116 may be supplied to an adder 136 through ABS125.

[0097] In an adder 136, the difference of the signal from ABS105 and the signal from ABS125 calculates. That is, inter-frame difference calculates the difference calculated with the adder 136 -- after the absolute value calculates a value by ABS137, it is supplied to AND circuit 138. [0098] Moreover, after the chroma signal outputted from BPF91 is changed into an absolute value in ABS131, it is supplied to an adder 133. On the other hand, after the chroma signal outputted from BPF111 is changed into an absolute value in ABS132, it is supplied to an adder 133. In an adder 133, the difference of the inputted signal calculates and ABS134 is supplied. In ABS134, the absolute

value of the signal from the adder 133 supplied there calculates, and a comparator 135 is supplied. [0099] inter-frame [which was supplied from ABS134 in the comparator 135] -- inter-frame [which the absolute value of difference was compared with the predetermined threshold cr2, and was supplied from ABS134] -- the absolute value of difference is smaller than the predetermined threshold cr2, or when equal, the signal of level 0 is outputted and AND circuit 138 is supplied. inter-frame [which was supplied from ABS134 on the other hand] -- when the absolute value of difference is larger than the predetermined threshold cr2, the signal of level 1 is outputted and AND circuit 138 is supplied.

[0100] inter-frame [which was inputted from ABS137 in AND circuit 138] -- the absolute value of difference and the AND of the signal from a comparator 135 calculate, and a multiplier 139 is supplied. The signal supplied to the multiplier 139 is supplied to a limiter 140, after the gain is adjusted. A limiter 140 reduces and outputs the number of bits of the inputted signal to the predetermined number of bits.

[0101] or [namely, / that BPF91,111 separates a chroma signal, detect the signal before and behind 2 clocks, and correlation between the polarity-reversals outputs of middle, and both level correlation (difference of the signal in front of 2 clocks and the signal of middle and difference of the signal after 2 clocks and the signal of middle) is smaller than a predetermined threshold (cr1)] -- or when equal, it judges with a chroma signal and the signal of middle is outputted. Moreover, when the level of one of chroma signals is larger than a threshold, it judges with it not being a chroma signal, and an output is made into zero. The delay side of a frame buffer 106 has detected level correlation similarly.

[0102] Next, the absolute value of the output of each chroma correlation before and behind a frame buffer 106 is taken, inter-frame difference is calculated, an absolute value is taken again, and it is considering as the motion component of a chroma. moreover, the absolute value of each chroma output before and behind a frame buffer 106 -- taking -- a frame -- or [that calculate difference and the difference is smaller than a threshold cr2] -- or when equal, it moves compulsorily and the value of a detection output is set to 0.

[0103] When detecting level correlation of every two clocks, also in a still picture, random noise may surely exist, only the frame of one side may exceed a threshold, and an output may become a value 0. in this case, a frame -- the big value as difference will be detected, the COM filter in the field will be chosen, and a cross color will occur. the purpose which prevents this side effect -- a comparator 135 -- setting -- a frame -- when difference is small, it moves and the value of a detection output is compulsorily set to 0.

[0104] Thus, the property in which a chroma signal carries out phase inversion every 2 of a burst clock clocks, and the amplitude becomes equal is used to the component in which frequency separation was carried out by BPF. Correlation with the signal before and behind 2 clocks was detected to a predetermined signal and it, only when judged with there being correlation to both signals, respectively, it was regarded as the chroma signal, and when not satisfying this condition, the circuit set to 0 is added. After the absolute value is taken further and difference calculates the detected correlation by inter-frame, let it be a motion detection component. furthermore, the frame of the component separated by BPF -- it is smaller than a predetermined threshold, or difference has also added the circuit which sets this motion detection output to 0, when equal.

[0105] The situation of a signal when the still picture of the slanting line near [where the color was attached to the above-mentioned example] a subcarrier frequency (3.58MHz) is inputted is shown in drawing 4. The signal A of drawing 4 (a) is an output signal from BPF91, the signal B of drawing 4 (a) is an output signal from a delay circuit 93, and the signal C of drawing 4 (a) is an output signal from a delay circuit 95. Signal B is delayed by two clocks to Signal A, and Signal C is delayed by two clocks to Signal B.

[0106] <u>Drawing 4</u> (b) shows the signal inputted into an adder 97 and an adder 98, and, as for signal B-2 of <u>drawing 4</u> (b), the polarity of the signal B of <u>drawing 4</u> (a) was reversed.

[0107] On the other hand, the signal Af of <u>drawing 4</u> (d) is an output signal from BPF111, the signal Bf of <u>drawing 4</u> (d) is an output signal from a delay circuit 113, and the signal Cf of <u>drawing 4</u> (d) is an output signal from a delay circuit 115. Signal Bf is delayed by two clocks to Signal Af, and Signal Cf is delayed by two clocks to Signal Bf.

[0108] Drawing 4 (d) shows the signal inputted into an adder 117 and an adder 118, and, as for the signal Bf2 of drawing 4 (d), the polarity of the signal Bf of drawing 4 (d) was reversed.
[0109] The Y signal to which the frequency shifted also from frame buffer 106 order from the subcarrier (in this example, the Y signal could be 2.68MHz so that it might be easy a solution loan.) a phase is reversed between Rhine for a slanting line -- **** -- when intermingled, the correlation over the signal before and behind 2 clocks is lost under the effect of this Y-signal component, and as the value of a level correlation output is shown before and behind a frame buffer 106 at drawing 4 (c) and drawing 4 (f), it is set to 0, respectively. therefore, a frame -- difference -- the value of a chroma motion detection output is set to 0 at a list, a frame COM filter side is chosen, and it stops generating a cross color completely

[0110] <u>Drawing 5</u> is the block diagram showing the configuration of one example adapting the brightness and chrominance-signal decollator of this invention of a Y/C separation circuit. In this example, the motion detector 153 of C system which moves, uses the detector and was shown in <u>drawing 5</u> shown in <u>drawing 1</u> is equivalent to the motion detector shown in <u>drawing 1</u>. In the case of this example, in <u>drawing 9</u>, the frame buffer 13 which memorizes the signal for 524 lines is transposed to the frame buffer 151 which memorizes the signal for 524 lines is transposed to the Rhine memory 152.

[0111] And it is made as [supply / the composite video signal before being inputted into the Rhine memory 11, the output signal (composite video signal) from the Rhine memory 11, the output signal from the Rhine memory 12, the output signal from a frame buffer 151, the output signal from the Rhine memory 14, and the output signal from the Rhine memory 152 / to the motion detector 153 of C system /, respectively]. Moreover, it is made in the motion detector 16 (motion detection means) of Y system as [input / the output signal from the Rhine memory 11, 12, 14, and 152 /, respectively].

[0112] Although the detailed explanation is omitted since other configurations and actuation are the same as that of the case of <u>drawing 11</u> As mentioned above, it also sets in this example. The output signal from the motion detector 153 of C system, The signal of the larger one is supplied to the mix selector 20 among the output signals from the motion detector 16 of Y system. Either the output signal from the COM filter 22 (the 1st separation means) in the field or the output signal from the adder 18 which constitutes a frame COM filter is chosen, and C signal is acquired. Moreover, by the adder 21 (the 3rd separation means), the difference of this C signal and the output signal from the Rhine memory 11 calculates, and it is outputted as a Y signal.

[0113] <u>Drawing 6</u> is the block diagram showing the configuration of other examples adapting the brightness and chrominance-signal decollator of this invention of a Y/C separation circuit. In this example, the motion detector 161 of C system which moves, uses the detector and was shown in <u>drawing 6</u> shown in <u>drawing 3</u> is equivalent to the motion detector shown in <u>drawing 1</u>. In the case of this example, the frame buffer 15 which memorizes the signal for 524 lines in <u>drawing 9</u> is removed. And it is made as [supply / to the motion detector 161 of C system / the output signal from the Rhine memory 12 and the output signal from the Rhine memory 14].

[0114] Although the detailed explanation is omitted since other configurations and actuation are the same as that of the case of <u>drawing 11</u> As mentioned above, it also sets in this example. The output signal from the motion detector 161 of C system, The signal of the larger one is supplied to the mix selector 20 among the output signals from the motion detector 16 of Y system. Either the output signal from the COM filter 22 in the field or the output signals from the adder 18 which constitutes a frame COM filter are chosen, and C signal is acquired. Moreover, by the adder 21, the difference of this C signal and the output signal from the Rhine memory 11 calculates, and it is outputted as a Y signal.

[0115] Moreover, the thing which were shown in <u>drawing 1</u>, which were moved and was shown in a detector and <u>drawing 3</u> and for which it moves and a detector is combined is also possible. It connects so that the output signal from the chroma correlation detector 40 of <u>drawing 1</u> may be inputted after BPF91 of <u>drawing 3</u> in that case and the output signal from the chroma correlation detector 60 of <u>drawing 1</u> may be inputted after BPF111 of <u>drawing 3</u>. Thereby, motion detection can be performed based on the correlation between Rhine, and the level correlation between the signals before and behind 2 clocks.

[0116]

[Effect of the Invention] Since according to the motion detector according to claim 1 and the motion detection approach according to claim 4 it moves based on the difference of chroma correlation of the signal with which only the chroma correlation and the one-frame period of a signal corresponding to a predetermined image were delayed, and inter-frame difference and the detection result was made to be outputted, based on the chroma correlation in the field, it can judge whether the image corresponding to an input signal is a still picture. Therefore, saving memory space required for motion detection to one frame memory, the image with which the high-frequency component and chroma signal of a luminance signal were intermingled can suppress the error when distinguishing whether it is a still picture or it is an animation, and becomes possible [controlling generating of a cross color or dot active jamming].

[0117] According to brightness and the chrominance-signal decollator according to claim 7, chroma correlation of the signal corresponding to a predetermined image is detected by the 1st detection means, chroma correlation of the signal for which only the one-frame period was delayed with the delay means is detected by the 2nd detection means, and a motion detection result is outputted by the output means based on the difference of this chroma correlation, and the inter-frame difference calculated with the 2nd operation means. Since either the chrominance signal separated by the 1st separation means or the chrominance signal separated by the 2nd separation means was chosen by the selection means based on this motion detection result, the separation approach of a luminance signal and a chrominance signal is changeable whether the inputted signal is a still picture. Therefore, even if it is the image with which the high-frequency component and chroma signal of a luminance signal were intermingled, it becomes possible to control generating of a cross color or dot active jamming.

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

- 1. This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

PRIOR ART

[Description of the Prior Art] A frame memory becomes usable also at a public welfare product, and a frame COM filter is beginning to be adopted also as the Y/C separation over a composite video (Composite Video) signal by advance of semiconductor technology. Drawing 7 is the block diagram showing the configuration of an example of the frame COM filter. Drawing 8 shows the phase relation between the scanning line and a chrominance subcarrier. As shown in the phase relation between the scanning line of drawing 8, and a chrominance subcarrier, since the phase of a chrominance subcarrier has shifted in the still picture only in pi, the Y/C separation using frame correlation can acquire an ideal Y/C separation property in Rhine and present Rhine of one frame ago. That is, the cross color and dot active jamming which block a television screen can be removed completely, and it becomes possible to enjoy the calm high definition screen.

[0003] In <u>drawing 7</u>, a frame buffer 1 memorizes the inputted composite video signal, and outputs only an one-frame period after progress. The adder 2 and the adder 5 are made as [output / the difference of the inputted signal / calculate and]. The band pass filter (BPF) 3 is made as [output / a chrominance signal / from the inputted signal / separate and].

[0004] The composite video signal inputted into this frame COM filter is inputted and memorized in a frame buffer 1. After only an one-frame period passes, the composite video signal memorized in the frame buffer 1 is outputted, and is supplied to an adder 2. Moreover, the composite video signal now inputted into the adder 2 is also supplied. Therefore, in an adder 2, the difference of the composite video signal inputted now and the composite video signal with which only 1 frame time supplied from the frame buffer 1 was delayed is taken. As mentioned above, since, as for the phase of the chrominance subcarrier of the composite video signal with which only the one-frame period was delayed, and the composite video signal inputted now, only pi has shifted, a chrominance signal is extracted.

[0005] In BPF3, while a chrominance signal is separated further and outputted as a C signal from the inputted signal, an adder 5 is supplied. Moreover, an adder 5 is supplied, difference with the signal from BPF3 is taken, and the composite video signal inputted now is outputted as a Y signal (luminance signal), after timing adjustment is made in the DL (Delay Line) circuit 4. [0006] However, in an animation, since the fixed phase relation of an inter-frame chroma signal is no longer maintained, it is necessary to switch it to the conventional Y/C separation in the field. For this reason, a motion detector becomes indispensable. The block diagram showing the configuration of a Y/C separation circuit example using this motion detector is shown in drawing 9. Since the phase of a chroma signal returns by two frames, it detects two motion components of a chroma signal by difference. If it is this method, in any still pictures, malfunction will not be carried out in motion

[0007] In drawing 9, the Rhine memory 11, 12, and 14 delays [period / (1H) / 1 horizontal-scanning] a signal. Memory 13 and 15 delays [period / (524H) / 524 horizontal-scanning] a signal. The Rhine memory 12 and memory 13 constitute a frame buffer, and the Rhine memory 14 and memory 15 constitute the frame buffer similarly. The COM filter 22 in the field is made as [output / a chrominance signal / separate and] from the inputted signal for adjoining three lines. The motion detector 16 of Y system performs motion detection based on a luminance signal from the signal for two or more lines with which only 1 horizontal-scanning period shifted mutually. Moreover, the motion detector 17 of C system is made as [perform / motion detection based on a chrominance

detection of a chroma.

signal] from the signal for two or more lines with which only the one-frame period shifted mutually.

[0008] The adder 18 is made as [calculate / the difference of the inputted composite video signal]. Based on the input signal from the motion detector 16 of Y system, and the input signal from the motion detector 17 of C system, the Max output machine 19 generates a predetermined control signal, and supplies it to the mix selector 20. The mix selector 20 is made based on the control signal from the Max output machine 19 as [output / alternatively / either the input signal from the COM filter 22 in the field or the input signals from an adder 18 / as a C signal (chrominance signal)]. An adder 21 calculates the difference of the input signal from the mix selector 20, and the input signal from the motion detector 17 of C system, and is made as [output / as a Y signal]. [0009] While the composite video signal inputted into the Y/C separation circuit of such a configuration is supplied to the COM filter 22 in the field, the Rhine memory 11 is also supplied, it once memorizes there, and only 1 horizontal-scanning period is outputted after progress. The signal outputted from the Rhine memory 11 is supplied to the COM filter 22 in the field, an adder 18, the motion detector 16 of Y system, the motion detector 17 of C system, an adder 21, and the Rhine memory 12. The signal outputted from the Rhine memory 12 is supplied to the COM filter 22 in the field, the motion detector 16 of Y system, and memory 13.

[0010] Memory 13 can memorize the picture signal for 524 lines, and the output signal is supplied to the Rhine memory 14 while it is supplied to the motion detector 16 and adder 18 of Y system. The output signal from the Rhine memory 14 is supplied to the motion detector 16 and memory 15 of Y system. The output signal from memory 15 is supplied to the motion detector 17 of C system. [0011] In the COM filter 22 in the field, a chrominance signal is separated and outputted by calculating difference, such as a composite video signal inputted now and a composite video signal of the one-line quota outputted from the Rhine memory 11. Moreover, in the motion detector 16 of Y system, from the output signal from the output signal and the Rhine memory 12 from the Rhine memory 11 etc., motion detection by the luminance signal is performed and the signal corresponding to the detection result is supplied to the Max output machine 19.

[0012] Moreover, in the motion detector 17 of C system, from the output signal from the Rhine memory 11, and the output signal with which only the one-frame period from memory 15 was delayed, motion detection based on a chrominance signal is performed, and the signal corresponding to the detection result is supplied to the Max output machine 19. In the Max output machine 19, the signal of the larger one is outputted among the signal corresponding to the detection result from the motion detector 16 of Y system supplied there, and the signal corresponding to the detection result from the motion detector 17 of C system, and the mix selector 20 is supplied.

[0013] When the signal corresponding to the detection result which shows that the motion was detected from the motion detector 16 of Y system or the motion detector 17 of C system is supplied to the mix selector 20, the mix selector 20 outputs alternatively the chrominance signal supplied from the COM filter 22 in the field. When the signal corresponding to the detection result which shows that a motion was not detected on the other hand from the motion detector 16 of Y system or the motion detector 17 of C system is supplied to the mix selector 20, the mix selector 20 outputs alternatively the chrominance signal supplied from the adder 18.

[0014] The output signal from the mix selector 20 is supplied to an adder 21, and difference with the composite video signal from the Rhine memory 11 calculates it, and it is outputted as a Y signal there while being outputted as a C signal as it is.

[0015] However, by this method, two frame memories will be needed and it will become cost quantity. So, recently, chroma motion detection using one frame memory is performed. Drawing 10 is the block diagram showing the configuration of an example of a chroma motion detector which used one frame memory. BPF 32 and 34 separates a chrominance signal from the inputted composite video signal. The absolute value operation part (ABS) 33, 35, and 37 calculates and outputs the absolute value of the inputted signal. A multiplier 38 is outputted, after carrying out the multiplication of the predetermined multiplier to the inputted signal and performing a gain adjustment. The limiter 39 is made as [output], after removing the level variation of the signal inputted from the multiplier 38.

[0016] The composite video signal inputted into the chroma motion detector of such a configuration

is supplied to a frame buffer 31 and BPF32 at first. In BPF32, after the absolute value of the chrominance signal which the chrominance signal was separated and was separated from the inputted composite video signal in ABS33 calculates, an adder 36 is supplied. On the other hand, only an one-frame period is outputted after progress and the composite video signal supplied to the frame buffer 31 is supplied to BPF34. In BPF34, after the absolute value of the chrominance signal which the chrominance signal was separated and was separated from the composite video signal with which only the one-frame period inputted from the frame buffer 31 was delayed in ABS35 calculates, an adder 36 is supplied.

[0017] In an adder 36, the difference of the signal from ABS33 and the signal from ABS35 calculates, and ABS37 is supplied. In ABS37, the absolute value of the signal from an adder 36 calculates, and a multiplier 38 is supplied. In a multiplier 38, after the multiplication of the predetermined multiplier is carried out to a signal from ABS37 and a gain adjustment is performed, it is outputted to a limiter 39. The signal outputted from the multiplier 38 is outputted after level variation is removed in a limiter 39.

[0018] the composite signal which this inputted -- a band pass filter (BPF) -- a chroma signal -- dissociating -- the frame of an absolute value -- difference is taken. Thus, motion detection based on a chroma signal can be performed using one frame buffer.

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

- 1. This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

EFFECT OF THE INVENTION

[Effect of the Invention] Since according to the motion detector according to claim 1 and the motion detection approach according to claim 4 it moves based on the difference of chroma correlation of the signal with which only the chroma correlation and the one-frame period of a signal corresponding to a predetermined image were delayed, and inter-frame difference and the detection result was made to be outputted, based on the chroma correlation in the field, it can judge whether the image corresponding to an input signal is a still picture. Therefore, saving memory space required for motion detection to one frame memory, the image with which the high-frequency component and chroma signal of a luminance signal were intermingled can suppress the error when distinguishing whether it is a still picture or it is an animation, and becomes possible [controlling generating of a cross color or dot active jamming].

[0117] According to brightness and the chrominance-signal decollator according to claim 7, chroma correlation of the signal corresponding to a predetermined image is detected by the 1st detection means, chroma correlation of the signal for which only the one-frame period was delayed with the delay means is detected by the 2nd detection means, and a motion detection result is outputted by the output means based on the difference of this chroma correlation, and the inter-frame difference calculated with the 2nd operation means. Since either the chrominance signal separated by the 1st separation means or the chrominance signal separated by the 2nd separation means was chosen by the selection means based on this motion detection result, the separation approach of a luminance signal and a chrominance signal is changeable whether the inputted signal is a still picture. Therefore, even if it is the image with which the high-frequency component and chroma signal of a luminance signal were intermingled, it becomes possible to control generating of a cross color or dot active jamming.

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

- 1. This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

TECHNICAL PROBLEM

[Problem(s) to be Solved by the Invention] However, according to the conventional chroma motion detector shown in <u>drawing 10</u>, the technical problem which malfunction may produce occurred in the still picture which consists of the fine vertical line or slanting line near [where the color was attached] a subcarrier frequency.

[0020] The signal before and behind the frame buffer 31 of the vertical line of the frequency near [where the color which carried out frequency separation to <u>drawing 11</u> from the composite video signal by BPF was attached] a subcarrier is shown. <u>Drawing 11</u> (a), <u>drawing 11</u> (b), and <u>drawing 11</u> (c) are the signals in front of a frame buffer 31, and <u>drawing 11</u> (d), <u>drawing 11</u> (e), and <u>drawing 11</u> (f) are the signals after a frame buffer 31.

[0021] As shown in drawing 11 (a) and drawing 11 (d), even if the Y signal shown by the arrow head changes a frame, a phase does not change, but since a phase reverses a chroma signal for every frame, as shown in drawing 11 (b) and drawing 11 (e), signals will differ for every frame only by BPF separating a chroma signal. Therefore, if that absolute value calculates and those difference calculates as shown in drawing 11 (c) and drawing 11 (f), as shown in drawing 11 (g), a chroma motion detection output signal is not set to 0, but although it is a still picture, a motion component will be detected, the conventional COM filter in the field will be accidentally chosen to this frame, and a cross color and dot active jamming will produce it.

[0022] The signal before and behind the frame buffer 31 of the slanting line of the frequency near [where the color which carried out frequency separation from the composite video signal by BPF was attached to <u>drawing 12</u>] a subcarrier is shown. <u>Drawing 12</u> (a), <u>drawing 12</u> (b), and <u>drawing 12</u> (c) are the signals in front of a frame buffer 31, and <u>drawing 12</u> (d), <u>drawing 12</u> (e), and <u>drawing 12</u> (f) are the signals after a frame buffer 31.

[0023] As shown in drawing 12 (a) and drawing 12 (d), even if the Y signal shown by the arrow head changes a frame, a phase does not change, but since a phase reverses a chroma signal for every frame, as shown in drawing 12 (b) and drawing 12 (e), signals will differ for every frame only by BPF separating a chroma signal. Therefore, if that absolute value calculates and those difference calculates as shown in drawing 12 (c) and drawing 12 (f), as shown in drawing 12 (g), a chroma motion detection output signal is not set to 0, but although it is a still picture, a motion component will be detected, the conventional COM filter in the field will be accidentally chosen to this frame, and a cross color and dot active jamming will produce it.

[0024] This invention is made in view of such a situation, and even if it is a still picture containing a fine vertical line or a slanting line, it enables it to detect it by moving normally, and it enables it to control generating of a cross color or dot active jamming in a still picture.

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

- 1. This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

MEANS

[Means for Solving the Problem] A delay means for a motion detector according to claim 1 to input the signal corresponding to a predetermined image, and only for an one-frame period to be delayed and to output it, A 1st detection means to detect chroma correlation from a signal, and a 2nd detection means to detect chroma correlation from the delay signal outputted from the delay means, A 1st operation means to calculate the difference of the detection result outputted from the 1st detection means, and the detection result outputted from the 2nd detection means, It is characterized by having a comparison result from a 2nd operation means to calculate the difference of a signal and a delay signal, a comparison means to compare the result of an operation from the 2nd operation means with predetermined reference level, and a comparison means, and an output means to output a motion detection result based on the result of an operation from the 1st operation means. [0026] The 1st detection means detects the chroma correlation between Rhine based on the signal corresponding to predetermined Rhine of the image corresponding to a signal, and the signal corresponding to Rhine before and behind Rhine, and the 2nd detection means can detect the chroma correlation between Rhine based on the signal corresponding to predetermined Rhine of the image corresponding to a delay signal, and the signal corresponding to Rhine before and behind Rhine. [0027] The 1st detection means detects the chroma correlation between the signals with which the phase shifted mutually by 2 of a 4 times as many burst clock as a subcarrier frequency clocks, and the 2nd detection means can detect the chroma correlation between the delay signals with which the phase shifted mutually by two clocks.

[0028] The motion detection approach according to claim 4 inputs the signal corresponding to a predetermined image. The detection result of the signal which only the one-frame period was delayed and outputted it, detected chroma correlation from the signal, detected chroma correlation from the delay signal with which only the one-frame period was outputted by being delayed, and was outputted, The result of having compared and compared the result of having calculated the difference of the detection result of the outputted delay signal, and having calculated and calculated the difference of a signal and a delay signal with predetermined reference level, Based on the difference of the detection result of chroma correlation of a signal, and the detection result of chroma correlation of a delay signal, it is characterized by outputting a motion detection result.

[0029] Based on the signal corresponding to predetermined Rhine of the image corresponding to a signal, and the signal corresponding to Rhine before and behind Rhine, the chroma correlation between Rhine is detected and the chroma correlation between Rhine can be detected based on the signal corresponding to predetermined Rhine of the image corresponding to a delay signal, and the signal corresponding to Rhine before and behind Rhine.

[0030] The chroma correlation between the signals with which the phase shifted mutually by 2 of a 4 times as many burst clock as a subcarrier frequency clocks is detected, and the chroma correlation between the delay signals with which the phase shifted mutually by two clocks can be detected. [0031] A delay means for brightness and a chrominance-signal decollator according to claim 7 to input the signal corresponding to a predetermined image, and only for an one-frame period to be delayed and to output it, A 1st detection means to detect chroma correlation from a signal, and a 2nd detection means to detect chroma correlation from the delay means, A 1st operation means to calculate the difference of the detection result outputted from the 1st detection means, and the detection result outputted from the 2nd detection means, A 2nd operation

means to calculate the difference of a signal and a delay signal, and a comparison means to compare the result of an operation from the 2nd operation means with predetermined reference level, The comparison result from a comparison means, and an output means to output a motion detection result based on the result of an operation from the 1st operation means, A motion detection means based on a luminance signal to detect by moving, and a 1st separation means by which the signal in the field separates a chrominance signal, It is based on the output signal from a 2nd separation means to separate a chrominance signal using frame correlation, and a motion detection means, and an output signal, from an output means. It is characterized by having a selection means to choose and output either the output signal from the 1st separation means, or the output signal from the 2nd separation means, and a 3rd separation means to separate a luminance signal based on the output signal from a selection means.

[0032] The 1st detection means detects the chroma correlation between Rhine based on the signal corresponding to predetermined Rhine of the image corresponding to a signal, and the signal corresponding to Rhine before and behind Rhine, and the 2nd detection means can detect the chroma correlation between Rhine based on the signal corresponding to predetermined Rhine of the image corresponding to a delay signal, and the signal corresponding to Rhine before and behind Rhine. [0033] The 1st detection means detects the chroma correlation between the signals with which the phase shifted mutually by 2 of a 4 times as many burst clock as a subcarrier frequency clocks, and the 2nd detection means can detect the chroma correlation between the delay signals with which the phase shifted mutually by two clocks.

[0034] In a motion detector according to claim 1, chroma correlation of the signal corresponding to a predetermined image is detected by the 1st detection means, chroma correlation of the signal for which only the one-frame period was delayed with the delay means is detected by the 2nd detection means, and a motion detection result is outputted by the output means based on the difference and the inter-frame difference calculated with the 2nd operation means. Therefore, it can judge whether the image corresponding to an input signal is a still picture by the existence of the chroma correlation in the field.

[0035] In the motion detection approach according to claim 4, it moves based on the difference of chroma correlation of the signal with which only the chroma correlation and the one-frame period of a signal corresponding to a predetermined image were delayed, and inter-frame difference, and a detection result is outputted. Therefore, based on the chroma correlation in the field, it can judge whether the image corresponding to an input signal is a still picture.

[0036] In brightness and a chrominance-signal decollator according to claim 7, it moves based on the difference of chroma correlation of the signal with which only the chroma correlation and the one-frame period of a signal corresponding to a predetermined image were delayed, and inter-frame difference, and a detection result is outputted. Based on this motion detection result, either the chrominance signal separated by the 1st separation means or the chrominance signal separated by the 2nd separation means is chosen by the selection means. Therefore, the separation approach of a luminance signal and a chrominance signal is changeable whether the inputted signal is a still picture.

[0037]

[Embodiment of the Invention] <u>Drawing 1</u> is the block diagram showing the configuration of one example adapting the motion detector of this invention of a chroma motion detector. The Rhine memory 41, 42, 61, and 62 delays for them and outputs only 1 H (horizontal scanning period) for a signal. Frame buffer 57

JPO and NCIPI are not responsible for any damages caused by the use of this translation.

- 1. This document has been translated by computer. So the translation may not reflect the original precisely.
- 2.**** shows the word which can not be translated.
- 3.In the drawings, any words are not translated.

DESCRIPTION OF DRAWINGS

[Brief Description of the Drawings]

[Drawing 1] It is the block diagram showing the configuration of one example of the motion detector of this invention.

[Drawing 2] It is drawing showing the wave of the input signal in a motion detector when the vertical line near [where the color was attached] a subcarrier frequency is inputted, and an output signal.

[Drawing 3] It is the block diagram showing the configuration of other examples of the motion detector of this invention.

[Drawing 4] It is drawing showing the wave of the input signal in a motion detector when the slanting line near a subcarrier frequency to which the color was attached is inputted, and an output signal.

[Drawing 5] It is the block diagram showing the configuration of one example adapting the brightness and chrominance-signal decollator of this invention of a Y/C separation circuit.

[Drawing 6] It is the block diagram showing the configuration of other examples adapting the brightness and chrominance-signal decollator of this invention of a Y/C separation circuit.

[Drawing 7] It is the block diagram showing the configuration of an example of the conventional three-dimension Y/C separation circuit.

[Drawing 8] It is drawing showing the relation between the scanning line and a chrominance subcarrier.

[<u>Drawing 9</u>] It is the block diagram showing the configuration of an example of the conventional three-dimension Y/C separation circuit which used two difference for chroma motion detection. [<u>Drawing 10</u>] It is the block diagram showing the conventional configuration of an example of the chroma motion detector according to difference one frame.

[Drawing 11] It is drawing showing the wave of the input signal in the conventional chroma motion detector when the vertical line near [where the color was attached] a subcarrier frequency is inputted, and an output signal.

[Drawing 12] It is drawing showing the wave of the input signal in the conventional chroma motion detector when the slanting line near a subcarrier frequency to which the color was attached is inputted, and an output signal.

[Description of Notations]

- 1 Frame Buffer
- 2 Adder
- 3 BPF
- 4 DL
- 5 Adder
- 11, 12, 14 Rhine memory
- 13 15 Memory
- 16 Motion Detector of Y System
- 17 Motion Detector of C System
- 18 21 Adder
- 19 Max Output Machine
- 20 Mix Selector

- 22 COM Filter in Field
- 31 Frame Buffer
- 32,34 BPF
- 33,35,37 ABS
- 36 Adder
- 38 Multiplier
- 39 Limiter
- 40 60 Chroma correlation detector
- 41, 42, 61, 62 Rhine memory
- 57 Frame Buffer
- 43,44,45,63,64,65 BPF
- 46, 47, 66 Inverter circuit
- 48, 49, 68, 69, 83, 85 Adder
- 50,51,56,70,71,76,81,82,86 ABS
- 52, 53, 72, 73, 84 Comparator
- 54 74 OR circuit
- 55 75 Switch
- 87 AND Circuit
- 88 Multiplier
- 89 Limiter
- 91,111 BPF
- 92, 93, 94, 95,112,113,114,115 Delay circuit
- 96,116 Inverter circuit
- 97 98,117,118,133,136 Adder
- 99,100,105,119,120,125,131,132,134,137 ABS
- 101 102,121,122,135 Comparator
- 103,123,138 AND circuit
- 104,124 Switch
- 106 Frame Buffer
- 139 Multiplier
- 140 Limiter
- 151 Frame Buffer
- 152 Rhine Memory
- 153 Motion Detector of C System
- 161 Motion Detector of C System

(19)日本国特許庁 (JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平9-46726

(43)公開日 平成9年(1997)2月14日

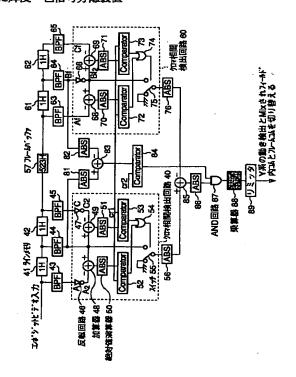
(51) Int.Cl. ⁶ H 0 4 N 11/04 9/77 9/78		庁内整理番号 9185-5C		11/04 9/77 9/78	技術者 B A	長示箇所
			審査請求	未請求請	求項の数9 OL (全	17 頁)
(21)出願番号	特願平7-190014		(71)出願人	000002185 ソニー株式	会社	
(22)出顧日	平成7年(1995)7月26日		(72)発明者	東京都品川 宮崎 慎一	区北品川6丁目7番35号 郎 区北品川6丁目7番35号	
			(72)発明者	徳原 正春 東京都品川 一株式会社	区北品川6丁目7番35号	ソニ
			(74)代理人	弁理士 稲	本義。雄	

(54) 【発明の名称】 動き検出回路および動き検出方法、並びに輝度・色信号分離装置

(57)【要約】

【課題】 メモリ容量を1フレームメモリに節約しつつ、輝度信号の髙域成分が含まれる画像が静止画であるか否かを判別することができるようにする。

【解決手段】 入力されたコンポジットビデオ信号のライン間の差分と所定のしきい値の比較からクロマ相関を検出し、1フレーム期間遅延した信号のライン間の差分と所定のしきい値の比較からクロマ相関を検出し、それらの差分を演算し、動き検出信号とする。ただし、フレーム間の差分が所定のしきい値より小さいとき、強制的に動き検出信号を0にする。



1

【特許請求の範囲】

【請求項1】 所定の画像に対応する信号を入力し、1 フレーム期間だけ遅延して出力する遅延手段と、

前記信号からクロマ相関を検出する第1検出手段と、 前記遅延手段より出力された遅延信号からクロマ相関を 検出する第2検出手段と、

前記第1検出手段より出力された検出結果と前記第2検 出手段より出力された検出結果の差分を演算する第1演 算手段と、

前記信号と前記遅延信号の差分を演算する第2演算手段 10 と、

前記第2演算手段からの演算結果と所定の基準レベルを 比較する比較手段と、

前記比較手段からの比較結果と、前記第1演算手段から の演算結果に基づいて、動き検出結果を出力する出力手 段とを備えることを特徴とする動き検出回路。

【請求項2】 前記第1検出手段は、前記信号に対応す る画像の所定のラインに対応する信号と、前記ラインの 前後のラインに対応する信号に基づいて、前記ライン間 のクロマ相関を検出し、

前記第2検出手段は、前記遅延信号に対応する画像の所 定のラインに対応する信号と、前記ラインの前後のライ ンに対応する信号に基づいて、前記ライン間のクロマ相 関を検出することを特徴とする請求項1に記載の動き検 出回路。

【請求項3】 前記第1検出手段は、サブキャリア周波 数の4倍のバーストクロックの2クロック分だけ互いに 位相がずれた前記信号間のクロマ相関を検出し、

前記第2検出手段は、前記2クロック分だけ互いに位相 がずれた前記遅延信号間のクロマ相関を検出することを 30 特徴とする請求項1に記載の動き検出回路。

【請求項4】 所定の画像に対応する信号を入力し、1 フレーム期間だけ遅延して出力し、

前記信号からクロマ相関を検出し、

1フレーム期間だけ遅延して出力された遅延信号からク ロマ相関を検出し、

出力された前記信号の検出結果と、出力された前記遅延 信号の検出結果の差分を演算し、

前記信号と前記遅延信号の差分を演算し、

演算した結果と所定の基準レベルを比較し、

比較した結果と、前記信号のクロマ相関の検出結果およ び前記遅延信号のクロマ相関の検出結果の差分に基づい て、動き検出結果を出力することを特徴とする動き検出 方法。

【請求項5】 前記信号に対応する画像の所定のライン に対応する信号と、前記ラインの前後のラインに対応す る信号に基づいて、前記ライン間のクロマ相関を検出 し、

前記遅延信号に対応する画像の所定のラインに対応する 信号と、前記ラインの前後のラインに対応する信号に基 50

づいて、前記ライン間のクロマ相関を検出することを特 徴とする請求項4に記載の動き検出方法。

【請求項6】 サブキャリア周波数の4倍のバーストク ロックの2クロック分だけ互いに位相がずれた前記信号 間のクロマ相関を検出し、

前記2クロック分だけ互いに位相がずれた前記遅延信号 間のクロマ相関を検出することを特徴とする請求項4に 記載の動き検出方法。

【請求項7】 所定の画像に対応する信号を入力し、1 フレーム期間だけ遅延して出力する遅延手段と、

前記信号からクロマ相関を検出する第1検出手段と、

前記遅延手段より出力された遅延信号からクロマ相関を 検出する第2検出手段と、

前記第1検出手段より出力された検出結果と前記第2検 出手段より出力された検出結果の差分を演算する第1演 算手段と、

前記信号と前記遅延信号の差分を演算する第2演算手段 と、

前記第2演算手段からの演算結果と所定の基準レベルを 20 比較する比較手段と、

前記比較手段からの比較結果と、前記第1演算手段から の演算結果に基づいて、動き検出結果を出力する出力手 段と、

輝度信号に基づいた動き検出を行う動き検出手段と、 フィールド内の信号で色信号を分離する第1分離手段 と、

フレーム相関を利用して色信号を分離する第2分離手段 と、

前記動き検出手段からの出力信号と前記出力手段からの 出力信号に基づいて、前記第1分離手段からの出力信 号、または前記第2分離手段からの出力信号のいずれか を選択して出力する選択手段と、

前記選択手段からの出力信号に基づいて輝度信号を分離 する第3分離手段とを備えることを特徴とする輝度・色 信号分離装置。

【請求項8】 前記第1検出手段は、前記信号に対応す る画像の所定のラインに対応する信号と、前記ラインの 前後のラインに対応する信号に基づいて、前記ライン間 のクロマ相関を検出し、

前記第2検出手段は、前記遅延信号に対応する画像の所 定のラインに対応する信号と、前記ラインの前後のライ ンに対応する信号に基づいて、前記ライン間のクロマ相 関を検出することを特徴とする請求項7に記載の輝度・ 色信号分離装置。

【請求項9】 前記第1検出手段は、サブキャリア周波 数の4倍のバーストクロックの2クロック分だけ互いに 位相がずれた前記信号間のクロマ相関を検出し、

前記第2検出手段は、前記2クロック分だけ互いに位相 がずれた前記遅延信号間のクロマ相関を検出することを 特徴とする請求項7に記載の輝度・色信号分離装置。

3

【発明の詳細な説明】

[0001]

【発明の属する技術分野】本発明は、動き検出回路および動き検出方法、並びに輝度・色信号分離装置に関し、例えばテレビジョン受像機、ビデオテープレコーダ、およびレーザディスク等に用いて好適な動き検出回路および動き検出方法、並びに輝度・色信号分離装置に関する。

[0002]

【従来の技術】半導体技術の進歩により、民生製品にも 10 フレームメモリが使用可能となり、コンポジットビデオ (Composite Video) 信号に対するY/C C分離にもフレームコムフィルタが採用され始めている。図7は、そのフレームコムフィルタの一例の構成を示すブロック図である。図8は、走査線と色副搬送波の位相関係を示している。図8の走査線と色副搬送波の位相関係に示したように、1フレーム前のラインと現ラインでは静止画において色副搬送波の位相が π だけずれているため、フレーム相関を利用したY/C分離は、理想的なY/C分離特性を得ることができる。即ち、テレビ 20 画面を妨害するクロスカラーやドット妨害を完全に除去することができ、落ち着いた高画質な画面を楽しむことが可能になる。

【0003】図7において、フレームバッファ1は、入力されたコンポジットビデオ信号を記憶し、1フレーム期間だけ経過後、出力する。加算器2および加算器5は、入力された信号の差分を演算し、出力するようになされている。バンドパスフィルタ(BPF)3は、入力された信号から色信号を分離し、出力するようになされている。

【0004】このフレームコムフィルタに入力されたコンポジットビデオ信号は、フレームバッファ1に入力され、記憶される。フレームバッファ1に記憶されたコンポジットビデオ信号は、1フレーム期間だけ経過した後、出力され、加算器2に供給される。また、加算器2には、いま入力されたコンポジットビデオ信号も供給される。従って、加算器2においては、いま入力されたコンポジットビデオ信号と、フレームバッファ1から供給された1フレーム時間だけ遅延したコンポジットビデオ信号との差分が取られる。上述したように、1フレーム 40期間だけ遅延したコンポジットビデオ信号と、いま入力されたコンポジットビデオ信号の色副搬送波の位相はπだけずれているため、色信号が抽出される。

【0005】BPF3においては、入力された信号から、さらに色信号が分離され、C信号として出力されるとともに、加算器5に供給される。また、いま入力されたコンポジットビデオ信号は、DL(Delay Line)回路4においてタイミング調整がなされた後、加算器5に供給され、BPF3からの信号との差分が取られ、Y信号(輝度信号)として出力される。

【0006】但し、動画においては、フレーム間のクロマ信号の一定の位相関係は保たれなくなるので、従来のフィールド内Y/C分離に切り換える必要がある。このため動き検出回路が必須となる。この動き検出回路を用いたY/C分離回路一例の構成を示すブロック図を図9に示す。クロマ信号の位相は2フレームで元に戻るため、2フレーム差分によりクロマ信号の動き成分を検出する。この方式ならばいかなる静止画においてもクロマ

の動き検出において誤動作はしない。

【0007】図9において、ラインメモリ11,12、および14は、信号を1水平走査期間(1H)だけ遅延させる。メモリ13,15は、信号を524水平走査期間(524H)だけ遅延させる。ラインメモリ12とメモリ13は、フレームバッファを構成し、同様に、ラインメモリ14とメモリ15もフレームバッファを構成している。フィールド内コムフィルタ22は、入力された隣接する3ライン分の信号から、色信号を分離し、出力するようになされている。Y系の動き検出回路16は、互いに1水平走査期間だけずれた複数ライン分の信号から、輝度信号に基づく動き検出を行う。また、C系の動き検出回路17は、互いに1フレーム期間だけずれた複数ライン分の信号から、色信号に基づく動き検出を行うようになされている。

【0008】加算器18は、入力されたコンポジットビデオ信号の差分を演算するようになされている。Max出力器19は、Y系の動き検出回路16からの入力信号と、C系の動き検出回路17からの入力信号に基づいて、所定の制御信号を発生し、ミックスセレクタ20に供給する。ミックスセレクタ20は、Max出力器19からの制御信号に基づいて、フィールド内コムフィルタ22からの入力信号または加算器18からの入力信号の方のいずれかを選択的にC信号(色信号)として出力するようになされている。加算器21は、ミックスセレクタ20からの入力信号と、C系の動き検出回路17からの入力信号の差分を演算し、Y信号として出力するようになされている。

【0009】このような構成のY/C分離回路に入力されたコンポジットビデオ信号は、フィールド内コムフィルタ22に供給されるとともに、ラインメモリ11にも供給され、そこで一旦記憶され、1水平走査期間だけ経過後、出力される。ラインメモリ11から出力された信号は、フィールド内コムフィルタ22、加算器18、Y系の動き検出回路16、C系の動き検出回路17、加算器21、およびラインメモリ12に供給される。ラインメモリ12より出力された信号は、フィールド内コムフィルタ22、Y系の動き検出回路16、およびメモリ13に供給される。

【0010】メモリ13は524ライン分の画像信号を 記憶することができ、その出力信号は、Y系の動き検出 回路16および加算器18に供給されるとともに、ライ ンメモリ14に供給される。ラインメモリ14からの出力信号は、Y系の動き検出回路16およびメモリ15に供給される。メモリ15からの出力信号は、C系の動き検出回路17に供給される。

【0011】フィールド内コムフィルタ22においては、いま入力されたコンポジットビデオ信号や、ラインメモリ11より出力された1ライン分前のコンポジットビデオ信号などの差分を演算することにより、色信号が分離され、出力される。また、Y系の動き検出回路16においては、ラインメモリ11からの出力信号と、ラインメモリ12からの出力信号などから、輝度信号による動き検出が行われ、その検出結果に対応する信号がMax出力器19に供給される。

【0012】また、C系の動き検出回路17においては、ラインメモリ11からの出力信号と、メモリ15からの1フレーム期間だけ遅延した出力信号とから、色信号に基づく動き検出が行われ、その検出結果に対応する信号がMax出力器19に供給される。Max出力器19においては、そこに供給されたY系の動き検出回路16からの検出結果に対応する信号と、C系の動き検出回 20路17からの検出結果に対応する信号のうち、大きい方の信号が出力され、ミックスセレクタ20に供給される。

【0013】 Y系の動き検出回路16またはC系の動き 検出回路17から、動きが検出されたことを示す検出結 果に対応する信号がミックスセレクタ20に供給された 場合、ミックスセレクタ20は、フィールド内コムフィ ルタ22から供給された色信号を選択的に出力する。一 方、Y系の動き検出回路16またはC系の動き検出回路 17から、動きが検出されなかったことを示す検出結果 に対応する信号がミックスセレクタ20に供給された場 合、ミックスセレクタ20は、加算器18から供給され た色信号を選択的に出力する。

【0014】ミックスセレクタ20からの出力信号は、そのままC信号として出力されるとともに、加算器21に供給され、そこでラインメモリ11からのコンポジットビデオ信号との差分が演算され、Y信号として出力される。

【0015】しかし、この方式では、2フレームメモリが必要になりコスト高になってしまう。そこで最近では、1フレームメモリを使ったクロマ動き検出が行われている。図10は、1フレームメモリを用いたクロマ動き検出回路の一例の構成を示すブロック図である。BPF32,34は、入力されたコンポジットビデオ信号から色信号を分離する。絶対値演算部(ABS)33,35、および37は、入力された信号の絶対値を演算し、出力する。乗算器38は、入力された信号に所定の係数を乗算し、ゲイン調整を行った後、出力する。リミッタ39は、乗算器38より入力された信号のレベル変動を取り除いた後、出力するようになされている。

【0016】このような構成のクロマ動き検出回路に入力されたコンポジットビデオ信号は、最初、フレームバッファ31およびBPF32に供給される。BPF32においては、入力されたコンポジットビデオ信号から色信号が分離され、ABS33において、分離された色信号の絶対値が演算された後、加算器36に供給される。一方、フレームバッファ31に供給されたコンポジットビデオ信号は、1フレーム期間だけ経過後、出力され、BPF34に供給される。BPF34においては、フレームバッファ31より入力された1フレーム期間だけ遅延したコンポジットビデオ信号から、色信号が分離され、ABS35において分離された色信号の絶対値が演算された後、加算器36に供給される。

【0017】加算器36においては、ABS33からの信号と、ABS35からの信号の差分が演算され、ABS37に供給される。ABS37においては、加算器36からの信号の絶対値が演算され、乗算器38に供給される。乗算器38においては、ABS37からの信号に所定の係数が乗算され、ゲイン調整が行われた後、リミッタ39に出力される。乗算器38より出力された信号は、リミッタ39においてレベル変動が取り除かれた後、出力される。

【0018】これは、入力したコンポジット信号よりバンドパスフィルタ(BPF)により、クロマ信号を分離し絶対値のフレーム差分を取るものである。このようにして、1フレームバッファを用いて、クロマ信号に基づいた動き検出を行うことができる。

[0019]

【発明が解決しようとする課題】しかしながら、図10に示した従来のクロマ動き検出回路によれば、色の付いたサブキャリア周波数付近の細かな縦線、または斜め線からなる静止画において、誤動作が生じてしまう場合がある課題があった。

【0020】図11に、BPFによりコンポジットビデオ信号から周波数分離した色の付いたサブキャリア付近の周波数の縦線のフレームバッファ31の前後の信号を示す。図11(a)、図11(b)、および図11

(c)はフレームバッファ31の前の信号であり、図11(d)、図11(e)、および図11(f)は、フレームバッファ31の後の信号である。

【0021】図11(a) および図11(d) に示したように、矢印で示した Y信号はフレームが変わっても位相は変化しないが、クロマ信号はフレーム毎に位相が反転するため、BPFによってクロマ信号を分離しただけでは、図11(b) および図11(e) に示したように、フレーム毎に信号が異なってしまう。従って、図11(c) および図11(f) に示したように、その絶対値が演算され、それらの差分が演算されると、図11(g) に示したように、クロマ動き検出出力信号は0に

50 はならず、静止画であるにも拘らず、動き成分が検出さ

れ、このフレームに対しては、従来のフィールド内コム フィルタが誤って選択され、クロスカラーやドット妨害 が生じる。

【0022】図12には、BPFによりコンポジットビ デオ信号から周波数分離した色の付いたサブキャリア付 近の周波数の斜め線のフレームバッファ31の前後の信 号を示す。図12(a)、図12(b)、および図12 (c) はフレームバッファ31の前の信号であり、図1 2 (d)、図12 (e)、および図12 (f)は、フレ ームバッファ31の後の信号である。

【0023】図12(a)および図12(d)に示した ように、矢印で示したY信号はフレームが変わっても位 相は変化しないが、クロマ信号はフレーム毎に位相が反 転するため、BPFによってクロマ信号を分離しただけ では、図12(b) および図12(e) に示したよう に、フレーム毎に信号が異なってしまう。従って、図1 2 (c) および図12 (f) に示したように、その絶対 値が演算され、それらの差分が演算されると、図12

(g) に示したように、クロマ動き検出出力信号は0に はならず、静止画であるにも拘らず、動き成分が検出さ 20 れ、このフレームに対しては、従来のフィールド内コム フィルタが誤って選択され、クロスカラーやドット妨害 が生じる。

【0024】本発明はこのような状況に鑑みてなされた ものであり、細かな縦線や斜め線を含む静止画であって も、正常に動き検出を行うことができるようにし、静止 画において、クロスカラーやドット妨害の発生を抑制す ることができるようにするものである。

[0025]

【課題を解決するための手段】請求項1に記載の動き検 30 出回路は、所定の画像に対応する信号を入力し、1フレ 一ム期間だけ遅延して出力する遅延手段と、信号からク ロマ相関を検出する第1検出手段と、遅延手段より出力 された遅延信号からクロマ相関を検出する第2検出手段 と、第1検出手段より出力された検出結果と第2検出手 段より出力された検出結果の差分を演算する第1演算手 段と、信号と遅延信号の差分を演算する第2演算手段 と、第2演算手段からの演算結果と所定の基準レベルを 比較する比較手段と、比較手段からの比較結果と、第1 演算手段からの演算結果に基づいて、動き検出結果を出 40 力する出力手段とを備えることを特徴とする。

【0026】第1検出手段は、信号に対応する画像の所 定のラインに対応する信号と、ラインの前後のラインに 対応する信号に基づいて、ライン間のクロマ相関を検出 し、第2検出手段は、遅延信号に対応する画像の所定の ラインに対応する信号と、ラインの前後のラインに対応 する信号に基づいて、ライン間のクロマ相関を検出する ようにすることができる。

【0027】第1検出手段は、サブキャリア周波数の4

ずれた信号間のクロマ相関を検出し、第2検出手段は、 2クロック分だけ互いに位相がずれた遅延信号間のクロ マ相関を検出するようにすることができる。

【0028】請求項4に記載の動き検出方法は、所定の 画像に対応する信号を入力し、1フレーム期間だけ遅延 して出力し、信号からクロマ相関を検出し、1フレーム 期間だけ遅延して出力された遅延信号からクロマ相関を 検出し、出力された信号の検出結果と、出力された遅延 信号の検出結果の差分を演算し、信号と遅延信号の差分 を演算し、演算した結果と所定の基準レベルを比較し、 比較した結果と、信号のクロマ相関の検出結果および遅 延信号のクロマ相関の検出結果の差分に基づいて、動き 検出結果を出力することを特徴とする。

【0029】信号に対応する画像の所定のラインに対応 する信号と、ラインの前後のラインに対応する信号に基 づいて、ライン間のクロマ相関を検出し、遅延信号に対 応する画像の所定のラインに対応する信号と、ラインの 前後のラインに対応する信号に基づいて、ライン間のク ロマ相関を検出するようにすることができる。

【0030】サブキャリア周波数の4倍のバーストクロ ックの2クロック分だけ互いに位相がずれた信号間のク ロマ相関を検出し、2クロック分だけ互いに位相がずれ た遅延信号間のクロマ相関を検出するようにすることが できる。

【0031】請求項7に記載の輝度・色信号分離装置 は、所定の画像に対応する信号を入力し、1フレーム期 間だけ遅延して出力する遅延手段と、信号からクロマ相 関を検出する第1検出手段と、遅延手段より出力された 遅延信号からクロマ相関を検出する第2検出手段と、第 1検出手段より出力された検出結果と第2検出手段より 出力された検出結果の差分を演算する第1演算手段と、 信号と遅延信号の差分を演算する第2演算手段と、第2 演算手段からの演算結果と所定の基準レベルを比較する 比較手段と、比較手段からの比較結果と、第1演算手段 からの演算結果に基づいて、動き検出結果を出力する出 力手段と、輝度信号に基づいた動き検出を行う動き検出 手段と、フィールド内の信号で色信号を分離する第1分 離手段と、フレーム相関を利用して色信号を分離する第 2分離手段と、動き検出手段からの出力信号と出力手段 からの出力信号に基づいて、第1分離手段からの出力信 号、または第2分離手段からの出力信号のいずれかを選 択して出力する選択手段と、選択手段からの出力信号に 基づいて輝度信号を分離する第3分離手段とを備えるこ とを特徴とする。

【0032】第1検出手段は、信号に対応する画像の所 定のラインに対応する信号と、ラインの前後のラインに 対応する信号に基づいて、ライン間のクロマ相関を検出 し、第2検出手段は、遅延信号に対応する画像の所定の ラインに対応する信号と、ラインの前後のラインに対応 倍のバーストクロックの2クロック分だけ互いに位相が 50 する信号に基づいて、ライン間のクロマ相関を検出する

30

9

ようにすることができる。

【0033】第1検出手段は、サブキャリア周波数の4倍のバーストクロックの2クロック分だけ互いに位相がずれた信号間のクロマ相関を検出し、第2検出手段は、2クロック分だけ互いに位相がずれた遅延信号間のクロマ相関を検出するようにすることができる。

【0034】請求項1に記載の動き検出回路においては、所定の画像に対応する信号のクロマ相関が第1検出手段により検出され、遅延手段により1フレーム期間だけ遅延した信号のクロマ相関が第2検出手段により検出10され、出力手段により、その差分と第2演算手段により演算されたフレーム間の差分に基づいて、動き検出結果が出力される。従って、フィールド内のクロマ相関の有無により、入力信号に対応する画像が静止画であるか否かを判定することができる。

【0035】請求項4に記載の動き検出方法においては、所定の画像に対応する信号のクロマ相関および1フレーム期間だけ遅延した信号のクロマ相関の差分と、フレーム間の差分に基づいて動き検出結果が出力される。従って、フィールド内のクロマ相関に基づいて、入力信 20号に対応する画像が静止画であるか否かを判定することができる。

【0036】請求項7に記載の輝度・色信号分離装置においては、所定の画像に対応する信号のクロマ相関および1フレーム期間だけ遅延した信号のクロマ相関の差分と、フレーム間の差分に基づいて動き検出結果が出力される。この動き検出結果に基づいて、第1分離手段により分離された色信号、または第2分離手段により分離された色信号のいずれかが選択手段により選択される。従って、入力された信号が静止画であるか否かによって、輝度信号と色信号の分離方法を変えることができる。

[0037]

【発明の実施の形態】図1は、本発明の動き検出回路を応用したクロマ動き検出回路の一実施例の構成を示すブロック図である。ラインメモリ41,42,61、および62は、1H(水平走査期間)だけ信号を遅延して出力する。フレームバッファ57(遅延手段)は、523ライン分の信号を記憶し、523H(水平走査期間の523倍の時間)だけ経過後、出力するようになされている。

【0038】バンドパスフィルタ(BPF) 43, 44、および 45は、入力された信号から色信号を分離し、出力する。ここで、BPF44は、後述するスイッチ 55 と接続されており、BPF44からの出力信号が、スイッチ 55 を介して出力可能にされている。

【0039】反転回路46は、BPF43より入力された信号の極性を反転し、出力する。反転回路47は、BPF45より入力された信号の極性を反転した後、出力するようになされている。加算器48は、反転回路46からの信号と、BPF44からの信号の差分を演算し、

10

出力する。加算器 4 9 は、反転回路 4 7 からの信号と B P F 4 4 からの信号の差分を演算し、出力する。 A B S (絶対値演算器) 5 0 は、加算器 4 8 より入力された信号の絶対値を演算し、出力する。 A B S 5 1 は、加算器 4 9 より入力された信号の絶対値を演算し、出力するようになされている。

【0040】比較器(Comparator)52は、ABS50より入力された信号と所定のしきい値cr1を比較し、比較結果に対応する所定の信号を出力する。比較器53は、ABS51より入力された信号と所定のしきい値cr1を比較し、比較結果に対応する所定の信号を出力するようになされている。OR回路54は、比較器52からの信号と比較器53からの信号の論理和を演算し、その結果を出力する。スイッチ55は、OR回路54からの信号に対応して内部の接続を切り換え、BPF44からの信号、または0レベルの信号を出力する。

【0041】上述した反転回路46,47、加算器48,49、ABS50,51、比較器52,53、OR回路54、およびスイッチ55によって、クロマ相関検出回路40(第1検出手段)が構成される。

【0042】ABS56は、スイッチ55からの信号の 絶対値を演算し、出力するようになされている。

【0043】BPF63、64、および65は、入力された信号から色信号を分離し、出力する。ここで、BPF64は、後述する反転回路66を介して、後述するスイッチ75と接続されており、BPF64からの出力信号の反転されたものが、スイッチ75を介して出力可能にされている。

【0044】反転回路66は、BPF64より供給された信号の極性を反転し、出力する。加算器68は、BPF63から供給された信号と、反転回路66から供給された信号の差分を演算し、出力する。加算器69は、反転回路66からの信号とBPF65からの信号の差分を演算し、出力する。ABS70は、加算器68より供給された信号の絶対値を演算し、出力する。ABS71は、加算器69より供給された信号の絶対値を演算し、出力するようになされている。

【0045】比較器72は、ABS70より供給された信号と所定のしきい値cr1を比較し、比較結果に対応する所定の信号を出力する。比較器73は、ABS71より供給された信号と所定のしきい値cr1を比較し、比較結果に対応する所定の信号を出力するようになされている。OR回路74は、比較器72からの信号と比較器73からの信号の論理和を演算し、その結果を出力する。スイッチ75は、OR回路74からの信号に対応して内部の接続を切り換え、反転回路66からの信号、または0レベルの信号を出力する。

【0046】上述した反転回路66、加算器68,69、ABS70,71、比較器72,73、OR回路7

4、およびスイッチ75によって、クロマ相関検出回路60(第2検出手段)が構成される。

【0047】ABS76は、スイッチ75からの信号の 絶対値を演算し、出力するようになされている。

【0048】ABS81は、BPF44より供給された信号の絶対値を演算し、出力する。ABS82は、BPF64より供給された信号の絶対値を演算し、出力する。加算器83(第2演算手段)は、ABS81より供給された信号とABS82より供給された信号の差分を演算し、出力する。比較器84(比較手段)は、加算器 1083より供給された信号と所定のしきい値cr2を比較し、比較結果に対応する信号を出力するようになされている。

【0049】加算器85(第1演算手段)は、ABS56より供給された信号と、ABS76より供給された信号の差分を演算し、出力する。ABS86は、加算器85より供給された信号の絶対値を演算し、出力する。AND回路87(出力手段)は、ABS86より供給された信号と比較器84より供給された信号の論理積を演算し、出力するようになされている。乗算器88は、AND回路87より入力された信号のゲインを調整し、出力する。リミッタ89は、乗算器88より入力された信号のビット数を所定のビット数に削減するようになされている。

【0050】このような構成の動き検出回路に入力されたコンポジットビデオ信号は、最初、BPF43およびラインメモリ41に供給される。ラインメモリ41に供給されたコンポジットビデオ信号は、1Hだけ経過した後、ラインメモリ42およびBPF44に供給される。また、ラインメモリ42に供給されたコンポジットビデオ信号は、1H後、フレームバッファ57およびBPF45に供給される。

【0051】従って、BPF43,44、および45には、1Hずつずれた隣接する同一フィールド内の3つのラインに対応する信号が供給されることになる。BPF43に供給された信号は、反転回路46においてその極性が反転された後、出力され、加算器48に供給される。BPF44に供給された信号は、スイッチ55の接続切り換え動作に対応してABS56に入力される。BPF45に供給された信号は、反転回路47においてその極性が反転された後、出力され、加算器49に供給される。

【0052】加算器48においては、最初のラインのコンポジットビデオ信号と次の真ん中のラインのコンポジットビデオ信号の差分が演算され、ABS50に供給される。加算器49においては、真ん中のラインのコンポジットビデオ信号と最後のラインのコンポジットビデオ信号の差分が演算され、ABS51に供給される。ABS50においては、そこに供給された信号の絶対値が演算され、比較器52に供給される。比較器52において

は、ABS50からの信号のレベルと、所定のしきい値 cr1が比較され、ABS50からの信号のレベルがし きい値 cr1より小さい場合、例えば値1が出力される。一方、ABS50からの出力信号のレベルがしきい値 cr1より大きい場合、値0が出力される。

12

【0053】同様に、ABS51においては、そこに供給された信号の絶対値が演算され、比較器53に供給される。比較器53においては、ABS51からの信号のレベルと、所定のしきい値 c r 1 が比較され、ABS51からの信号のレベルがしきい値 c r 1 より小さい場合、例えば値1が出力される。一方、ABS51からの出力信号のレベルがしきい値 c r 1 より大きい場合、値0が出力される。

【0054】比較器52からの出力信号および比較器53からの出力信号は、OR回路54に供給され、論理和が演算された後、スイッチ55に供給される。スイッチ55は、OR回路54から供給された信号に従って内部の接続を切り換える。例えば、比較器52または比較器53からの出力信号のいずれか一方が1以上の値であるとき、OR回路54からの出力信号が1とされ、その場合、スイッチ55においては、BPF44からの信号がABS56に出力されるように内部の接続が切り換えられる。

【0055】一方、フレームバッファ57から出力されたコンポジットビデオ信号は、ラインメモリ61および BPF63に供給され、1 Hだけ経過した後、ラインメモリ62および BPF64に供給される。また、ラインメモリ62に供給されたコンポジットビデオ信号は、1 H後、BPF65に供給される。

【0056】従って、BPF63,64、および65には、1Hずつずれた隣接する同一フィールド内の3つのラインに対応する信号が供給されることになる。BPF63に供給された信号は、そのまま加算器68に供給される。BPF64に供給された信号は、反転回路66において反転された後、スイッチ75の接続切り換え動作に対応してABS76に入力される。BPF65に供給された信号は、そのまま加算器69に供給される。

【0057】加算器68においては、最初のラインのコンポジットビデオ信号と次の真ん中のラインのコンポジットビデオ信号の差分が演算され、ABS70に供給される。加算器69においては、真ん中のラインのコンポジットビデオ信号と最後のラインのコンポジットビデオ信号の差分が演算され、ABS71に供給される。ABS70においては、そこに供給された信号の絶対値が演算され、比較器72に供給される。比較器72においては、ABS70からの信号のレベルと、所定のしきい値 Cr1が比較され、ABS70からの信号のレベルがしきい値 Cr1が比較され、ABS70からの出力信号のレベルがしきい値 Cr1 より大きい場合、値0が出力される。

【0058】同様に、ABS71においては、そこに供給された信号の絶対値が演算され、比較器73に供給される。比較器73においては、ABS71からの信号のレベルと、所定のしきい値cr1が比較され、ABS71からの信号のレベルがしきい値cr1より小さい場合、例えば値1が出力される。一方、ABS71からの出力信号のレベルがしきい値cr1より大きい場合、値

0が出力される。

【0059】比較器52からの出力信号および比較器73からの出力信号は、OR回路74に供給され、論理和10が演算された後、スイッチ75に供給される。スイッチ75は、OR回路74から供給された信号に従って内部の接続を切り換える。例えば、比較器72または比較器73からの出力信号のいずれか一方が1以上の値であるとき、OR回路74からの出力信号が1とされ、その場合、スイッチ75においては、反転回路66からの信号がABS76に出力されるように内部の接続が切り換えられる。

【0060】また、BPF44からの出力信号の絶対値がABS81により演算され、加算器83に供給される。同様に、BPF64からの出力信号の絶対値がABS82により演算され、加算器83に供給される。加算器83においては、ABS81からの信号と加算器82からの信号の差分が演算され、比較器84に供給される。比較器84においては、そこに供給された加算器83からの信号と所定のしきい値cr2が比較され、加算器83からの信号のレベルがしきい値cr2より小さいかまたは等しいと判定された場合、レベル0の信号が出力され、AND回路87に供給される。

【0061】加算器85においては、ABS56とAB 30S76からの信号の差分が演算され、ABS86において絶対値に変換された後、AND回路87に供給される。AND回路87においては、ABS86から供給された信号と比較器84から供給された信号の論理積が演算され、乗算器88に供給される。乗算器88に供給された信号は、ゲイン調整が行われた後、リミッタ89に供給される。リミッタ89においては、供給された信号のビット数を所定のビット数に削減する。

【0062】すなわち、真ん中のラインの出力(ラインメモリ41の出力)と、その前後のラインの極性反転出力の間の相関(差分)が検出され、どちらかの相関が所定のしきい値crlより小さいかまたは等しい場合、クロマ信号であると判定され、真ん中の信号が出力される。一方、両方の相関が所定のしきい値crlより大きい場合、クロマ信号ではない判定され、出力値が0とされる。フレームバッファ57の遅延側では、真ん中のラインの出力(ラインメモリ61の出力)の極性を反転して、その前後のラインとの相関を検出する。次に、クロマ相関の出力値の絶対値を取り、フレーム間の差分を演算し、再び絶対値を取り、クロマ動き成分としている。

14

【0063】また、フレームバッファ57の前後のそれぞれの真ん中のラインのクロマ出力(BPF44からの出力およびBPF64からの出力)の絶対値を取り、フレーム差分を演算し、その差分が所定のしきい値 cr2より小さいかまたは等しい場合、強制的に動き検出出力を0にしている。

【0064】各ライン間でクロマ相関を検出する場合、静止画においても必ずランダムノイズが存在し、片側のフレームだけしきい値を超え、クロマ相関検出回路40またはクロマ相関検出回路60のいずれかの出力が0になる場合がある。この場合、クロマ相関検出回路40とクロマ相関検出回路60の間のフレーム差分としては大きな値が検出され、フィールド内コムフィルタが選択され、クロスカラーが発生してしまう。この副作用を防止するために1フレーム期間ずれた所定のラインのフレーム差分が小さい時は、動き検出出力を強制的に0にするようにしている。

【0065】このように、BPFにより周波数分離された成分において、クロマ信号がライン毎に位相反転し、かつ、振幅が等しくなる性質を利用して、所定のラインに対応する信号とその前後のラインの信号との相関を検出し、どちらかのラインとの間で相関があると判定された場合だけクロマ信号とみなし、この条件を満足しない場合0とする回路を付加している。そして、検出された相関の絶対値をとり、そのフレーム差分を演算し、動き検出成分とする。さらに、BPFにより分離した成分のフレーム差分が所定のしきい値より小さいかまたは等しい場合、この動き検出成分を強制的に0にする回路も付加している。

□ 【0066】この実施例において、色の付いたサブキャリア周波数付近の細かな縦線からなる静止画が入力された場合の信号の様子を図2に示す。図2(a)は、フレームバッファ57の前の信号を示している。信号AはBPF43からの出力信号であり、信号BはBPF44からの出力信号であり、信号CはBPF45からの出力信号である。信号A, B, Cはそれぞれ1Hずつ位相がずれている。

【0067】図2(b)は、BPF43からの出力信号Aの極性が反転回路46により反転され、信号 A_2 とされ、BPF45からの出力信号Cの極性が反転回路47により反転され、信号 C_2 とされたときの様子を示している。信号 A_2 と信号Bの間の相関、および信号 C_2 と信号Bの間の相関はないので、クロマ相関出力は図2(C)に示したように0となる。

【0068】図2(d)は、フレームバッファ570後の信号を示している。信号AftBPF63からの出力信号であり、信号BftBPF64からの出力信号であり、信号CftBPF65からの出力信号である。信号Af,Bf,CfttAft1Hずつ位相がずれている。

50

40

【0069】図2(e)は、BPF64からの出力信号 Bfの極性が反転回路66により反転され、信号Bf2 とされたときの様子を示している。信号Afと信号Bf 2の間の相関、および信号 Cfと信号 Bf2の間の相関は ないので、クロマ相関出力は図2(f)に示したように 0となる。

【0070】従って、フレーム差分は0となり、クロマ 動き検出出力は0となる。その結果、画面には静止画が 表示されていると判定され、フレームコムフィルタが選 択されるため、クロスカラーやドット妨害はなくなる。 【0071】図3は、本発明の動き検出回路の他の実施

例の構成を示すブロック図である。BPF91は、入力 されたコンポジットビデオ信号から色信号を分離し出力 する。フレームバッファ106は、入力されたコンポジ ットビデオ信号を記憶し、1フレーム期間だけ経過後、 出力するようになされている。従って、 BPF111に は、1フレーム期間だけ遅延したコンポジットビデオ信 号が入力されることになる。

【0072】遅延回路92は、入力した信号を1クロッ ク分だけ遅延して出力する。ここで1クロックとは、サ ブキャリア(色副搬送波)周波数(fs.)の4倍のバー ストクロックでクロマ信号をサンプリングする際の1ク ロックとするものとする。同様に、遅延回路93,9 4,95はそれぞれ入力された信号を1クロック分だけ 遅延して出力する。反転回路96は、遅延回路93から の信号を入力し、その極性を反転させるようになされて いる。加算器97は、BPF91および反転回路96よ り入力された信号間の差分を演算し、出力する。同様 に、加算器98は、反転回路96および遅延回路95よ り入力された信号間の差分を演算し、出力するようにな 30 されている。

【0073】ABS99は、加算器97からの出力信号 の絶対値を演算し、出力する。同様に、ABS100 は、加算器98からの出力信号の絶対値を演算し、出力 する。比較器IOIは、ABS99からの出力信号と、 所定のしきい値 c r 1 を比較し、比較した結果に対応す る所定の信号を出力する。同様に、比較器102は、A BS100からの出力信号としきい値 c r 1を比較し、 比較した結果に対応する所定の信号を出力するようにな されている。

【0074】例えば、比較器101は、ABS99から の出力信号のレベルがしきい値cr1より小さいかまた は等しい場合、レベル1の信号を出力し、ABS99か らの出力信号のレベルがしきい値 c r 1 より大きい場 合、レベル0の信号を出力する。同様に、比較器102 は、ABS100からの出力信号のレベルがしきい値c r1より小さいかまたは等しい場合、レベル1の信号を 出力し、ABS100からの出力信号のレベルがしきい 値cг1より大きい場合、レベル〇の信号を出力する。

出力信号と比較器102からの出力信号の論理積を演算 し、出力する。スイッチ104は、AND回路103か らの信号に従って内部の接続を切り換えるようになされ ている。例えば、スイッチ104は、AND回路130 よりレベル1の信号が入力されたとき、反転回路96か らの出力信号がABS105に供給されるように内部の 接続を切り換える。また、AND回路103よりレベル 0の信号が入力されたとき、0レベルの信号がABS1 05に供給されるように内部の接続を切り換えられる。 ABS105は、スイッチ104からの出力信号の絶対 値を演算し、出力する。

16

【0076】BPF111は、フレームバッファ106 より入力された1フレーム期間だけ遅延したコンポジッ トビデオ信号から色信号を分離し、出力する。遅延回路 112は例えばDフリップフロップからなり、入力した 信号を1クロック分だけ遅延して出力する。同様に、遅 延回路113, 114, 115はそれぞれ入力された信 号を1クロック分だけ遅延して出力する。反転回路11 6は、遅延回路113からの信号を入力し、その極性を 反転させるようになされている。加算器117は、BP F111および反転回路116より入力された信号間の 差分を演算し、出力する。同様に、加算器118は、反 転回路116および遅延回路115より入力された信号 間の差分を演算し、出力するようになされている。

【0077】ABS119は、加算器117からの出力 信号の絶対値を演算し、出力する。同様に、ABS12 0は、加算器118からの出力信号の絶対値を演算し、 出力する。比較器121は、ABS119からの出力信 号と、所定のしきい値 c r 1 を比較し、比較した結果に 対応する所定の信号を出力する。同様に、比較器122 は、ABS120からの出力信号としきい値cr1を比 較し、比較した結果に対応する所定の信号を出力するよ うになされている。

【0078】例えば、比較器121は、ABS119か らの出力信号のレベルがしきい値 c r 1 より小さいかま たは等しい場合、レベル1の信号を出力し、ABS11 9からの出力信号のレベルがしきい値 c r 1より大きい 場合、レベル0の信号を出力する。同様に、比較器12 2は、ABS120からの出力信号のレベルがしきい値 c r 1 より小さいかまたは等しい場合、レベル1の信号 を出力し、ABS120からの出力信号のレベルがしき い値crlより大きい場合、レベルOの信号を出力す

【0079】AND回路123は、比較器121からの 出力信号と比較器122からの出力信号の論理積を演算 し、出力する。スイッチ124は、AND回路123か らの信号に従って内部の接続を切り換えるようになされ ている。例えば、スイッチ124は、AND回路123 よりレベル1の信号が入力されたとき、反転回路116 【0075】AND回路103は、比較器101からの 50 からの出力信号Bf2がABS125に供給されるよう

に内部の接続を切り換える。 ABS125は、スイッチ124からの出力信号の絶対値を演算し、出力するようになされている。

【0080】ABS131は、BPF91からの出力信号の絶対値を演算し、出力する。ABS132は、BPF111からの出力信号の絶対値を演算し、出力する。加算器133は、ABS131からの出力信号とABS132からの出力信号の差分を演算し、出力する。ABS134は、加算器133からの出力信号の絶対値を演算し、出力する。比較器135は、ABS134からの10出力信号と所定のしきい値cr2を比較し、比較した結果に対応する信号を出力するようになされている。

【0081】例えば、ABS134からの入力信号のレベルが、しきい値 cr2より小さいかまたは等しい場合、レベル0の信号を出力し、ABS134からの入力信号のレベルが、しきい値 cr2より大きい場合、レベル1の信号を出力する。

【0082】加算器136は、ABS105からの出力信号とABS125からの出力信号の差分を演算し、出力する。ABS137は、入力された信号の絶対値を演 20 算し、出力する。AND回路138は、入力された信号の論理積を演算し、出力する。乗算器139は、AND回路138より供給された信号のゲインを調整する。リミッタ140は、入力された信号のビット数を所定のビット数に削減するようになされている。

【0083】このような構成の動き検出回路に入力されたコンポジットビデオ信号は、最初、BPF91およびフレームバッファ106に供給される。BPF91に供給されたコンポジットビデオ信号は、BPF91により色信号(クロマ信号)が分離された後、遅延回路92に入力される。遅延回路92は、入力された信号を1クロック分だけ遅延させた後、出力する。遅延回路92から出力された信号は、遅延回路93に入力され、同様に1クロック分だけ遅延され、反転回路96および遅延回路94に入力される。

【0084】遅延回路94に入力された信号は、遅延回路92および遅延回路93により2クロック分だけ遅延された信号となる。反転回路96においては、遅延回路93から入力された信号の極性が反転され、出力される。遅延回路94に供給された信号は、1クロック分だ40け遅延され、遅延回路95に供給された信号は、同様に1クロック分だけ遅延され、出力される。従って、遅延回路95からの出力信号は、4クロック分だけ遅延された信号となる。

【0085】BPF91からの出力信号と2クロック分だけ遅延した反転回路96からの出力信号は、加算器97に入力され、それらの差分が演算される。演算結果はABS99により絶対値とされ、比較器101に供給される。従って、反転回路96からの信号と2クロック前の信号(BPF91からの信号)とが同一である場合、

加算器 9 7 からの出力信号のレベルは 0 となり、比較器 1 0 1 にはレベル 0 の信号が供給される。また、反転回路 9 6 からの信号と 2 クロック前の信号とが異なる場合、加算器 9 7 から所定のレベルの信号が出力され、その絶対値が比較器 1 0 1 に供給される。

【0086】同様に、遅延回路95からの出力信号と反転回路96からの出力信号は、加算器98によりその差分が演算され、ABS100においてその絶対値が演算された後、比較器102に供給される。

【0087】比較器101においては、加算器97からの信号の絶対値と所定のしきい値cr1が比較され、加算器97からの信号の絶対値がしきい値cr1より小さいかまたは等しい場合、例えばレベル1の信号が出力される。一方、加算器97からの信号の絶対値がしきい値cr1より大きい場合、例えばレベル0の信号が出力される。

【0088】同様に、比較器102においては、加算器98からの信号の絶対値と所定のしきい値cr1が比較され、加算器98からの信号の絶対値がしきい値cr1より小さいかまたは等しい場合、例えばレベル1の信号が出力される。一方、加算器98からの信号の絶対値がしきい値cr1より大きい場合、例えばレベル0の信号が出力される。

【0089】比較器101からの出力信号と比較器102からの出力信号は、AND回路103に入力され、論理積が演算される。従って、比較器101からの信号と比較器102からの信号のいずれもがレベル1の場合、レベル1の信号がスイッチ104に供給されることになる。すなわち、2クロック前後の信号に水平相関がある場合、この信号をクロマ信号とみなす。一方、比較器101からの信号と比較器102からの信号のいずれかがレベル0の場合、レベル0の信号がスイッチ104に供給されることになる。すなわち、2クロック前後の信号に水平相関がない場合、この信号をクロマ信号とはみなさず、レベル0の信号を出力する。

【0090】スイッチ104は、AND回路103よりレベル0の信号が入力された場合、レベル0の信号を出力し、AND回路103よりレベル1の信号が入力された場合、反転回路96からの信号を出力するように内部の接続を切り換える。絶対値演算器105においては、スイッチ104からの出力信号の絶対値が演算され、加算器136に供給される。

【0091】一方、フレームバッファ106から出力された1フレーム期間だけ遅延したコンポジットビデオ信号は、BPF111に供給され、クロマ信号が分離される。分離されたクロマ信号は、遅延回路112に供給された信号は、1クロック分だけ遅延された後、遅延回路113に出力される。遅延回路113に供給された信号は、50 同様に1クロック分だけ遅延された後、反転回路116

および遅延回路114に供給される。遅延回路114に 供給された信号は1クロック分だけ遅延された後、遅延 回路115に供給される。遅延回路115に供給された 信号はさらに1クロック分だけ遅延された後、加算器1 18に供給される。また、反転回路116に供給された 信号は、その極性が反転された後、出力される。

【0092】加算器117においては、BPF111か らの信号と反転回路116からの信号の差分が演算さ れ、ABS119に供給される。ABS119に供給さ れた信号は、その絶対値が演算された後、比較器121 10 に供給される。また、加算器118においては、反転回 路116からの信号と遅延回路115からの信号の差分 が演算され、ABS120に供給される。ABS120 に供給された信号は、その絶対値が演算された後、比較 器122に供給される。

【0093】比較器121においては、ABS119か らの信号としきい値 c r 1 が比較され、 A B S 1 1 9 か らの信号のレベルがしきい値 c r 1 より小さいかまたは 等しい場合、レベル1の信号がAND回路123に供給 される。一方、ABS119からの信号のレベルがしき 20 い値crlより大きい場合、レベルOの信号がAND回 路123に供給される。

【0094】また、比較器122においては、ABS1 20からの信号としきい値 crlが比較され、ABS1 20からの信号のレベルがしきい値 cr1より小さいか または等しい場合、レベル1の信号がAND回路123 に供給される。一方、ABS120からの信号のレベル がしきい値cr1より大きい場合、レベル0の信号がA ND回路123に供給される。

【0095】AND回路123においては、比較器12 1からの信号および比較器122からの信号の論理積が 演算される。従って、比較器121からの信号と比較器 122からの信号のいずれもがレベル1の場合、レベル 1の信号がスイッチ124に供給されることになる。す なわち、2クロック前後の信号に水平相関がある場合、 この信号をクロマ信号とみなす。一方、比較器121か らの信号と比較器 1 2 2 からの信号のいずれかがレベル 0の場合、レベル0の信号がスイッチ124に供給され ることになる。すなわち、2クロック前後の信号に水平 相関がない場合、この信号をクロマ信号とはみなさず、 レベル0の信号を出力する。

【0096】スイッチ124においては、スイッチ12 4に供給された信号のレベルが0の場合、レベル0の信 号がABS125に供給され、スイッチ124に供給さ れた信号のレベルが1の場合、反転回路116からの信 号がABS125を介して加算器136に供給されるよ うに内部の接続が切り換えられる。

【0097】加算器136においては、ABS105か らの信号とABS125からの信号の差分が演算され

136により演算された差分値は、ABS137により その絶対値が演算された後、AND回路138に供給さ

【0098】また、BPF91から出力されたクロマ信 号は、ABS131において絶対値に変換された後、加 算器133に供給される。一方、BPF111から出力 されたクロマ信号は、ABS132において絶対値に変 換された後、加算器133に供給される。加算器133 においては、入力された信号の差分が演算され、ABS 134に供給される。ABS134においては、そこに 供給された加算器133からの信号の絶対値が演算さ れ、比較器135に供給される。

【0099】比較器135においては、ABS134よ り供給されたフレーム間差分の絶対値と、所定のしきい 値cr2が比較され、ABS134より供給されたフレ ーム間差分の絶対値が、所定のしきい値 c r 2 より小さ いかまたは等しい場合、レベルOの信号が出力され、A ND回路138に供給される。一方、ABS134より 供給されたフレーム間差分の絶対値が、所定のしきい値 cr2より大きい場合、レベル1の信号が出力され、A ND回路138に供給される。

【0100】AND回路138においては、ABS13 7より入力されたフレーム間差分の絶対値と、比較器 1 35からの信号の論理積が演算され、乗算器139に供 給される。乗算器139に供給された信号は、そのゲイ ンが調整された後、リミッタ140に供給される。リミ ッタ140は、入力された信号のビット数を所定のビッ ト数に削減し、出力する。

【0101】すなわち、BPF91, 111によりクロ マ信号を分離し、2クロック前後の信号と真ん中の極性 反転出力の間の相関を検出し、両方の水平相関(2クロ ック前の信号と真ん中の信号の差分、および2クロック 後の信号と真ん中の信号の差分)が所定のしきい値(c r 1) より小さいかまたは等しい場合、クロマ信号と判 定し、真ん中の信号を出力する。またどちらか一方のク ロマ信号のレベルがしきい値より大きい場合、クロマ信 号ではないと判定し、出力をゼロにする。フレームバッ ファ106の遅延側でも、同様にして水平相関を検出し ている。

【0102】次にフレームバッファ106の前後のそれ ぞれのクロマ相関の出力の絶対値を取り、フレーム間の 差分を演算し、再び絶対値を取り、クロマの動き成分と している。またフレームバッファ106前後の各々のク ロマ出力の絶対値を取りフレーム差分を計算し、その差 分がしきい値cr2より小さいかまたは等しい場合、強 制的に動き検出出力の値を0にしている。

【0103】2クロックおきの水平相関を検出する場合 に、静止画においても必ずランダムノイズが存在し、片 側のフレームだけしきい値を超え、出力が値0になる場 る。すなわち、フレーム間の差分が演算される。加算器 50 合が存在する。この場合フレーム差分としては大きな値 が検出され、フィールド内コムフィルタが選択され、クロスカラーが発生してしまう。この副作用を防ぐ目的で、比較器 1 3 5 においてフレーム差分が小さい時は動き検出出力の値を強制的に 0 にしている。

【0104】このように、BPFにより周波数分離された成分に対して、クロマ信号がバーストクロックの2クロックおきに位相反転し、かつ振幅が等しくなる性質を利用して、所定の信号とそれに対して2クロック前後の信号との相関を検出し、双方の信号に対してそれぞれ相関があると判定された場合だけクロマ信号とみなし、こ 10の条件を満足しない場合は0とする回路を付加している。検出された相関はさらにその絶対値がとられ、フレーム間で差分が演算された後、動き検出成分とされる。また、さらにBPFにより分離された成分のフレーム差分が所定のしきい値より小さいかまたは等しい場合、この動き検出出力を0にする回路も付加している。

【0105】上記実施例に色の付いたサブキャリア周波数(3.58MHz)付近の斜め線の静止画が入力された場合の信号の様子を図4に示す。図4(a)の信号Aは、BPF91からの出力信号であり、図4(a)の信20号Bは、遅延回路93からの出力信号であり、図4(a)の信号Cは、遅延回路95からの出力信号である。信号Bは、信号Aに対して2クロック分だけ遅延しており、信号Cは、信号Bに対して2クロック分だけ遅延しており、信号Cは、信号Bに対して2クロック分だけ遅延している。

【0106】図4(b)は、加算器97および加算器98に入力される信号を示しており、図4(b)の信号B2は、図4(a)の信号Bの極性が反転されたものとなっている。

【0107】一方、図4(d)の信号Afは、BPF1111からの出力信号であり、図4(d)の信号Bfは、遅延回路113からの出力信号であり、図4(d)の信号Cfは、遅延回路115からの出力信号である。信号Bfは、信号Afに対して2クロック分だけ遅延しており、信号Cfは、信号Bfに対して2クロック分だけ遅延しておめ、信号Cfは、信号Bfに対して2000の信号

【0108】図4(d)は、加算器117および加算器 118に入力される信号を示しており、図4(d)の信号 Bf_z は、図4(d)の信号 Bfの極性が反転されたものとなっている。

【0109】フレームバッファ106の前後ともサブキャリアより周波数のずれたY信号(この例では、Y信号は解かりやすいように2.68MHzとした。斜め線のためライン間で位相が反転している)が混在している場合、このY信号成分の影響により2クロック前後の信号に対する相関はなくなり、フレームバッファ106の前後において、水平相関出力の値は図4(c)および図4(f)に示すようにそれぞれ0になる。従って、フレーム差分並びにクロマ動き検出出力の値は0となり、フレームコムフィルタ側が選択されクロスカラーは完全に発50

生しなくなる。

【0110】図5は、本発明の輝度・色信号分離装置を応用したY/C分離回路の一実施例の構成を示すプロック図である。この実施例では、図1に示した動き検出回路を用いており、図5に示したC系の動き検出回路153が図1に示した動き検出回路に相当する。この実施例の場合、図9において、524 ライン分の信号を記憶するフレームバッファ13を523 ライン分の信号を記憶するフレームバッファ151に置き換え、524 ライン分の信号を記憶するフレームバッファ151に置き換え、524 ラインメモリ152に置き換えている。

【0111】そして、C系の動き検出回路153には、ラインメモリ11に入力される前のコンポジットビデオ信号、ラインメモリ11からの出力信号(コンポジットビデオ信号)、ラインメモリ12からの出力信号、フレームバッファ151からの出力信号、ラインメモリ14からの出力信号、およびラインメモリ152からの出力信号がそれぞれ供給されるようになされている。また、Y系の動き検出回路16(動き検出手段)には、ラインメモリ11、12、14、および152からの出力信号がそれぞれ入力されるようになされている。

【0112】その他の構成および動作は、図11の場合と同様であるのでその詳細な説明は省略するが、上述したように、この実施例においても、C系の動き検出回路153からの出力信号と、Y系の動き検出回路16からの出力信号のうち、大きい方の信号がミックスセレクタ20に供給され、フィールド内コムフィルタ22(第1分離手段)からの出力信号、またはフレームコムフィルタを構成する加算器18からの出力信号のいずれか一方が選択され、C信号が得られる。また、加算器21(第3分離手段)により、このC信号とラインメモリ11からの出力信号との差分が演算され、Y信号として出力される。

【0113】図6は、本発明の輝度・色信号分離装置を応用したY/C分離回路の他の実施例の構成を示すブロック図である。この実施例では、図3に示した動き検出回路を用いており、図6に示したC系の動き検出回路161が図1に示した動き検出回路に相当する。この実施例の場合、図9における524ライン分の信号を記憶するフレームバッファ15を取り除いている。そして、C系の動き検出回路161には、ラインメモリ12からの出力信号とラインメモリ14からの出力信号が供給されるようになされている。

【0114】その他の構成および動作は、図11の場合と同様であるのでその詳細な説明は省略するが、上述したように、この実施例においても、C系の動き検出回路161からの出力信号と、Y系の動き検出回路16からの出力信号のうち、大きい方の信号がミックスセレクタ20に供給され、フィールド内コムフィルタ22からの出力信号、またはフレームコムフィルタを構成する加算

24

器18からの出力信号のうちのいずれか一方が選択され、C信号が得られる。また、加算器21により、この C信号とラインメモリ11からの出力信号との差分が演算され、Y信号として出力される。

【0115】また、図1に示した動き検出回路と図3に示した動き検出回路を組み合わせることも可能である。その場合、例えば、図1のクロマ相関検出回路40からの出力信号が図3のBPF91の後に入力されるようにし、図1のクロマ相関検出回路60からの出力信号が図3のBPF111の後に入力されるように接続する。こ10れにより、ライン間の相関および2クロック前後の信号間の水平相関に基づいて、動き検出を行うことができる。

[0116]

【発明の効果】請求項1に記載の動き検出回路、および請求項4に記載の動き検出方法によれば、所定の画像に対応する信号のクロマ相関および1フレーム期間だけ遅延した信号のクロマ相関の差分と、フレーム間の差分に基づいて動き検出結果が出力されるようにしたので、フィールド内のクロマ相関に基づいて、入力信号に対応す 20る画像が静止画であるか否かを判定することができる。従って、動き検出に必要なメモリ容量を1フレームメモリに節約しつつ、輝度信号の高域成分とクロマ信号が混在した画像が、静止画であるか動画であるかを判別するときのエラーを抑えることができ、クロスカラーやドット妨害の発生を抑制することが可能となる。

【0117】請求項7に記載の輝度・色信号分離装置によれば、所定の画像に対応する信号のクロマ相関が第1検出手段により検出され、遅延手段により1フレーム期間だけ遅延した信号のクロマ相関が第2検出手段により検出され、出力手段により、このクロマ相関の差分と第2演算手段により演算されたフレーム間の差分に基づいて、動き検出結果が出力される。この動き検出結果に基づいて、第1分離手段により分離された色信号のいずれかが選択手段により選択されるようにしたので、入力された信号が静止画であるか否かによって、輝度信号と色信号の分離方法を変えることができる。従って、輝度信号の高域成分とクロマ信号が混在した画像であっても、クロスカラーやドット妨害の発生を抑制することが可能となる。【図面の簡単な説明】

【図1】本発明の動き検出回路の一実施例の構成を示す ブロック図である。

【図2】色の付いたサブキャリア周波数付近の縦線が入力されたときの動き検出回路における入力信号および出力信号の波形を示す図である。

【図3】本発明の動き検出回路の他の実施例の構成を示すブロック図である。

【図4】色の付いたサブキャリア周波数付近の斜め線が 入力されたときの動き検出回路における入力信号および 50 出力信号の波形を示す図である。

(13)

【図5】本発明の輝度・色信号分離装置を応用したY/C分離回路の一実施例の構成を示すブロック図である。 【図6】本発明の輝度・色信号分離装置を応用したY/

C分離回路の他の実施例の構成を示すプロック図である。

【図7】従来の3次元Y/C分離回路の一例の構成を示すプロック図である。

【図8】走査線と色副搬送波の関係を示す図である。

【図9】クロマ動き検出に2フレーム差分を用いた従来の3次元Y/C分離回路の一例の構成を示すブロック図である。

【図10】従来の1フレーム差分によるクロマ動き検出 回路の一例の構成を示すプロック図である。

【図11】色の付いたサブキャリア周波数付近の縦線が入力されたときの従来のクロマ動き検出回路における入力信号および出力信号の波形を示す図である。

【図12】色の付いたサブキャリア周波数付近の斜め線が入力されたときの従来のクロマ動き検出回路における 入力信号および出力信号の波形を示す図である。

【符号の説明】

- 1 フレームバッファ
- 2 加算器
- 3 B P F
- 4 D L
- 5 加算器
- 11, 12, 14 ラインメモリ
- 13, 15 メモリ
- 16 Y系の動き検出回路
- 17 C系の動き検出回路
 - 18,21 加算器
 - 19 Max出力器
 - 20 ミックスセレクタ
 - 22 フィールド内コムフィルタ
 - 31 フレームバッファ
 - 32. 34 BPF
 - 33, 35, 37 ABS
 - 36 加算器
- 38 乗算器
- 39 リミッタ
- 40,60 クロマ相関検出回路
- 41, 42, 61, 62 ラインメモリ
- 57 フレームバッファ
- 43, 44, 45, 63, 64, 65 BPF
- 46, 47, 66 反転回路
- 48, 49, 68, 69, 83, 85 加算器
- 50, 51, 56, 70, 71, 76, 81, 82, 8 6 ABS
- 52, 53, 72, 73, 84 比較器
- io 54,74 OR回路

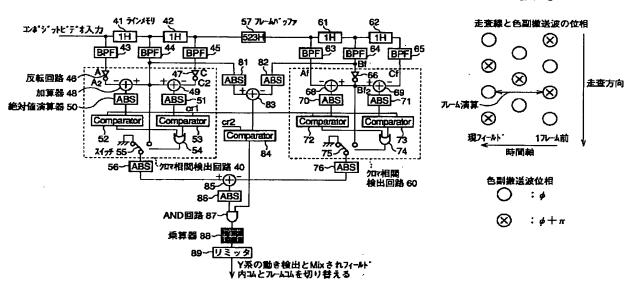
25

1, 132, 134, 137 ABS

55, 75 スイッチ *101, 102, 121, 122, 135 比較器 87 AND回路 103, 123, 138 AND回路 88 乗算器 104, 124 スイッチ 89 リミッタ 106 フレームバッファ 91, 111 BPF 139 乗算器 92, 93, 94, 95, 112, 113, 114, 1 140 リミッタ 15 遅延回路 151 フレームバッファ 96,116 反転回路 152 ラインメモリ 97, 98, 117, 118, 133, 136 加算器 153 C系の動き検出回路 99, 100, 105, 119, 120, 125, 13 10 161 C系の動き検出回路

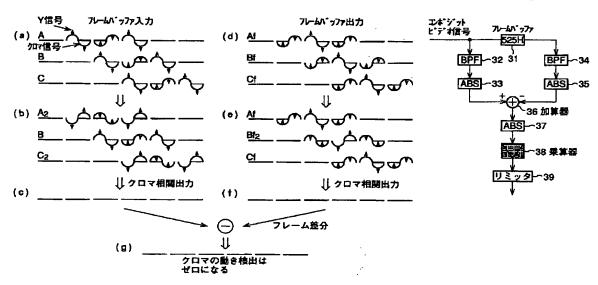
【図1】

【図8】

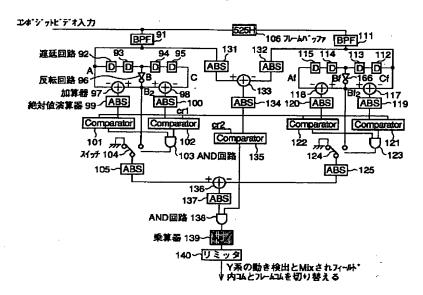


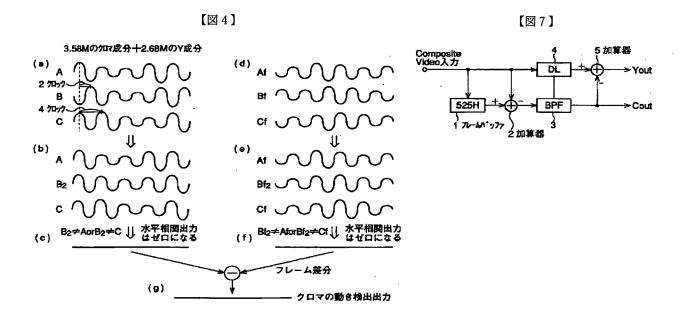
【図2】

【図10】

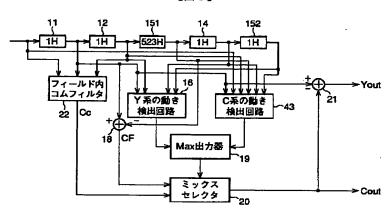


【図3】

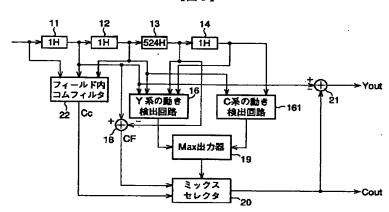




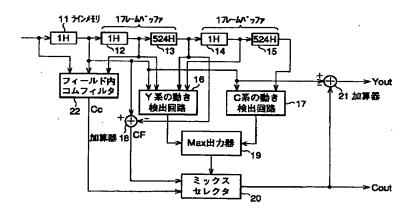
【図5】



[図6]

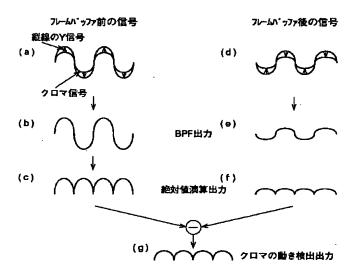


【図9】

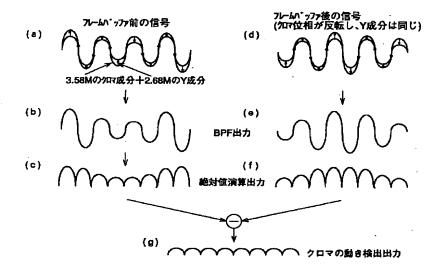


(17)

【図11】



[図12]



THIS PAGE BLANK (USPTO)